

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-093296

(43)Date of publication of application : 04.04.1997

(51)Int.Cl. H04L 27/18
H04J 11/00
H04L 1/00
H04L 27/34
H04N 7/24

(21)Application number : 08-185000 (71)Applicant : TOSHIBA CORP

(22)Date of filing : 15.07.1996 (72)Inventor : YAMAZAKI SHOICHIRO

(30)Priority

Priority number : 07178993 Priority date : 14.07.1995 Priority country : JP

(54) MULTI-CARRIER TRANSMISSION SYSTEM AND ITS TRANSMITTER

(57)Abstract:

PROBLEM TO BE SOLVED: To attain high quality information transmission by obtaining desired error correction capability without increasing redundant data for error correction so as to maintain the transmission efficiency.

SOLUTION: A transmitter on the receiver side converts a received base band signal sent from a transmitter on the transmission side through multi-carrier into a parallel signal $v_i(i=01...7)$ and given to a discrete Fourier transform device 25 in which the signal is converted into a signal $V_k(k=01...7)$ on a frequency and it is given to an error correction decoder 26. Then four null signals $X_0X_1X_6X_7$ are known between the transmitter and the receiver to estimate received information data $X_2X_3X_4X_5$ from the received block signal $V_k(k=01...7)$.

CLAIMS

[Claim(s)]

[Claim 1] A means to be between transmission and reception to add redundant data for control of a known plural series to information data of a plural series characterized by comprising the following and to generate a transmission block signal. An inverse-orthogonal-transformation means to generate a transmitting multi-carrier signal by changing this transmission block signal into a signal on a

71

time-axis from a signal on a frequency axis
A multi-carrier transmission device which performs data communications between sending sets provided with a means to transmit a transmitting multi-carrier signal generated by this inverse-orthogonal-transformation means to a transmission line.

A receiving block signal regeneration means for receiving a transmitting multi-carrier signal transmitted via a transmission line from said sending set and reproducing a receiving block signal corresponding to said transmission block signal.

An orthogonal transformation means for changing into a signal on a frequency axis a receiving block signal reproduced by this receiving block signal regeneration means from a signal on a time-axis.

An error correction decoding means for performing error correction decoding processing based on said known redundant data for control and reproducing information data of said plural series to a receiving block signal on a frequency axis obtained by this orthogonal transformation means.

[Claim 2] The multi-carrier transmission device comprising according to claim 1:
Redundant data for control reproduced from said receiving block signal by said error correction decoding means.

A block synchronous timing extraction means to control receiving block timing in said receiving block signal regeneration means based on difference information with said known redundant data for control.

[Claim 3] A means to add redundant data for error corrections to each of information data of a plural series characterized by comprising the following and to perform error correcting code-ized processing
A means to be between transmission and reception to add redundant data for control of a known plural series to error correcting code-ized data of a plural series acquired by this error correcting code-ized processing and to generate a transmission block signal
An inverse-orthogonal-transformation means to generate a transmitting multi-carrier signal by changing this transmission block signal into a signal on a time-axis from a signal on a frequency axis
A multi-carrier transmission device which performs data communications between sending sets provided with a means to transmit a transmitting multi-carrier signal generated by this inverse-orthogonal-transformation means to a transmission line.

A receiving block signal regeneration means for receiving a transmitting multi-carrier signal transmitted via a transmission line from said sending set and reproducing a receiving block signal corresponding to said transmission block signal.

An orthogonal transformation means for changing into a signal on a frequency axis a receiving block signal reproduced by this receiving block signal regeneration means from a signal on a time-axis.

The 1st error correction decoding means for performing error correction decoding processing based on said known redundant data for control to a receiving block

signal on a frequency axis obtained by this orthogonal transformation means.
The 2nd error correction decoding means for performing error correction decoding processing using said redundant data for error corrections and reproducing information data of said plural series to a receiving block signal by which error correction decoding was carried out by this 1st error correction decoding means.

[Claim 4] The multi-carrier transmission device comprising according to claim 3:
Redundant data for control reproduced from a receiving block signal on said frequency axis by said 1st error correction decoding means.

A block synchronous timing extraction means to control receiving block timing in said receiving block signal regeneration means based on difference information with said known redundant data for control.

[Claim 5] Said block synchronous timing extraction means calculates average value of two or more difference information detected in two or more receiving block signals
The multi-carrier transmission device according to claim 2 or 4 characterized by controlling receiving block timing in said receiving block signal regeneration means based on average value of this difference information.

[Claim 6] A band-pass filter for said block synchronous timing extraction means to extract redundant data for control out of a receiving multi-carrier signal
A means to search for difference information of redundant data for control and said known redundant data for control which were reproduced from a receiving block signal by said error correction decoding means
The multi-carrier transmission device according to claim 2 or 4 characterized by controlling receiving block timing in said receiving block signal regeneration means based on redundant data for control extracted with said band-pass filter and said difference information.

[Claim 7] Said block synchronous timing extraction means controls receiving block timing based on redundant data for control extracted with said band-pass filter at the time of a receiving startup
The multi-carrier transmission device according to claim 6 controlling receiving block timing based on said difference information at the time of regular after a receiving startup.

[Claim 8] The multi-carrier transmission device according to any one of claims 1 to 7 wherein said known redundant data for control is two or more signal for a block synchronization or two or more null signals which were inserted in two or more positions which continue in the direction of a frequency axis in a transmission block signal.

[Claim 9] The multi-carrier transmission device according to any one of claims 1 to 7 wherein said known redundant data for control is two or more null signals or two or more signals for a block synchronization which were inserted in two or more continuous positions in an end area of the direction of a frequency axis in a transmission block signal.

[Claim 10] A multi carrier transmission system which carries out multi-carrier transmission of the information data from a transmitting side device to a receiving side device comprising:

The 1st inverse-orthogonal-transformation means for a transmitting side device to change into a signal on a time-axis the 1st transmission block signal that is between transmission and reception and added the 1st redundant data for control of a known plural series to the 1st information data of a plural series from a signal on a frequency axis.

A parallel-serial-conversion means for changing into an in-series signal the 1st transmission block signal on a time-axis outputted from this 1st inverse-orthogonal-transformation means.

To the 2nd information data of a plural series including the 1st transmission block signal changed into an in-series signal by this parallel-serial-conversion means.

The 2nd inverse-orthogonal-transformation means for changing into a signal on a time-axis the 2nd transmission block signal that is between transmission and reception and added the 2nd redundant data for control of a known plural series from a signal on a frequency axis.

It has a signal delivery means for generating a transmitting multi-carrier signal according to the 2nd transmission block signal on a time-axis changed by this 2nd inverse-orthogonal-transformation means and sending out to a transmission line. And a receiving block signal regeneration means for a receiving side device receiving a transmitting multi-carrier signal transmitted via a transmission line from said transmitting side device and reproducing the 2nd receiving block signal corresponding to said 2nd transmission block signal.

The 2nd orthogonal transformation means for changing into a signal on a frequency axis the 2nd receiving block signal reproduced by this receiving block signal regeneration means from a signal on a time-axis.

The 2nd error correction decoding means for performing error correction decoding processing based on said 2nd known redundant data for control and reproducing said 2nd information data to the 2nd receiving block signal on a frequency axis obtained by this 2nd orthogonal transformation means.

An in-series parallel-conversion means for changing the 1st receiving block signal corresponding to said 1st transmission block signal into a parallel signal among the 2nd information data reproduced by this 2nd error correction decoding means. The 1st orthogonal transformation means for changing into a signal on a frequency axis the 1st receiving block signal changed into a parallel signal by this in-series parallel-conversion means from a signal on a time-axis. The 1st error correction decoding means for performing error correction decoding processing based on said 1st known redundant data for control and reproducing said 1st information data to the 1st receiving block signal on a frequency axis obtained by this 1st orthogonal transformation means.

[Claim 11] Said transmitting side device is provided with two or more signal synthesizing circuits which consist of the 1st [said] inverse-orthogonal-transformation means and parallel-serial-conversion means. To the 2nd information-block signal of a plural series including the 1st transmission block signal outputted from these signal synthesizing circuits respectively. The 2nd

transmission block signal that is between transmission and reception and added the 2nd redundant data for control of a known plural series it changed into a signal on a time-axis from a signal on a frequency axis by the 2nd inverse-orthogonal-transformation means -- after multi-carrier transmission being carried out and a receiving side device Match with said two or more signal synthesizing circuits a signal decomposition circuit which consists of said 1st orthogonal transformation means and the 1st error correction decoding means and it has them [two or more] It inputs into said signal decomposition circuit after changing the 1st receiving block signal corresponding to said 1st transmission block signal into a parallel signal by said parallel-serial-conversion means respectively among the 2nd information data of a plural series outputted from said 2nd error correction decoding means After changing into a signal on a frequency axis said 1st receiving block signal inputted in these signal decomposition circuits respectively from a signal on a time-axis perform error correction decoding processing based on said 1st known redundant data for control and said 1st information data. The reproducing multi carrier transmission system according to claim 10.

[Claim 12] While detecting the 2nd difference information of the 2nd redundant data for control and said 2nd known redundant data for control which were reproduced from the 2nd receiving block signal on said frequency axis by said 2nd error correction decoding means The 1st difference information of the 1st redundant data for control and said 1st known redundant data for control which were reproduced from the 1st receiving block signal on said frequency axis by said 1st error correction decoding means is detected The multi carrier transmission system according to claim 10 provided with a block synchronous timing extraction means for controlling receiving block timing in said receiving block signal regeneration means based on these 1st and 2nd difference information.

[Claim 13] While said block synchronous timing extraction means calculates average value of two or more 1st difference information detected from two or more 1st receiving block signals The multi carrier transmission system according to claim 12 calculating average value of two or more 2nd difference information detected from two or more 2nd receiving block signals and controlling receiving block timing in said receiving block signal regeneration means based on average value of such difference information.

[Claim 14] A band-pass filter for said block synchronous timing extraction means to extract the 2nd redundant data for control out of a receiving multi-carrier signal The multi carrier transmission system according to claim 12 characterized by controlling receiving block timing in said receiving block signal regeneration means based on the 2nd redundant data for control and said 1st and 2nd difference information extracted with this band-pass filter.

[Claim 15] The multi carrier transmission system according to claim 10 or 11 transmitting general data which has the usual priority with said 2nd information data and transmitting specific data whose priority is higher than said general data with said 1st information data.

[Claim 16] A multi-carrier transmission device comprising:

The 1st inverse-orthogonal-transformation means for changing into a signal on a time-axis the 1st transmission block signal that is between transmission and reception and adds the 1st redundant data for control of a known plural series to the 1st information data of a plural series from a signal on a frequency axis.

A parallel-serial-conversion means for changing into an in-series signal the 1st transmission block signal on a time-axis outputted from this 1st inverse-orthogonal-transformation means.

The 2nd inverse-orthogonal-transformation means for changing into a signal on a time-axis the 2nd transmission block signal that is between transmission and reception and adds the 2nd redundant data for control of a known plural series to the 2nd information data of a plural series including an in-series signal outputted from this parallel-serial-conversion means from a signal on a frequency axis.

A signal delivery means for generating a transmitting multi-carrier signal according to the 2nd transmission block signal on a time-axis changed by this 2nd inverse-orthogonal-transformation means and sending out to a transmission line.

[Claim 17] A multi-carrier transmission device which performs multi-carrier transmission via a transmission line between multi-carrier transmission devices of the transmitting side according to claim 16 comprising:

A receiving block signal regeneration means for receiving a transmitting multi-carrier signal transmitted from a multi-carrier transmission device of said transmitting side and reproducing the 2nd receiving block signal.

The 2nd orthogonal transformation means for changing into a signal on a frequency axis the 2nd receiving block signal reproduced by this receiving block signal regeneration means from a signal on a time-axis.

The 2nd error correction decoding means for performing error correction decoding processing based on said 2nd redundant data for control to the 2nd receiving block signal on a frequency axis obtained by this 2nd orthogonal transformation means.

An in-series parallel-conversion means for extracting the 1st receiving block signal out of the 2nd receiving block signal by which error correction decoding was carried out by this 2nd error correction decoding means and changing into a parallel signal.

The 1st orthogonal transformation means for changing into a signal on a frequency axis the 1st receiving block signal changed into a parallel signal by this in-series parallel-conversion means from a signal on a time-axis.

The 1st error correction decoding means for performing error correction decoding processing based on said 1st known redundant data for control and reproducing the 1st information data of a plural series to the 1st receiving block signal on a frequency axis obtained by this 1st orthogonal transformation means.

[Claim 18] The 1st information data of said plural series by which error correction decoding was carried out by said 1st error correction decoding means is changed into an in-series signal. Have a feedback means for giving said 2nd error correction

decoding means with said 2nd known redundant data for control and said 2nd error correction decoding means. Based on an in-series signal of the 1st information data and the 2nd known redundant data for control which were given from said feedback means. The multi-carrier transmission device according to claim 17 characterized by performing error correction decoding processing again to the 2nd receiving block signal on a frequency axis obtained by said 2nd orthogonal transformation means.

[Claim 19] A multi carrier transmission system which carries out multi-carrier transmission of the information data from a transmitting side device to a receiving side device comprising:

A transmitting side device is the 1st information signal block of a plural series.

The 1st signal synthesizing means for being between transmission and reception, compounding the 1st redundancy-signals block of a known plural series based on the signal synthesizing technique of a Chinese remainder theorem and outputting the 1st transmitting composite signal block of one series.

The 2nd information signal block of a plural series including the 1st transmitting composite signal block outputted from this 1st signal synthesizing means.

The 2nd signal synthesizing means for being between transmission and reception, compounding the 2nd redundancy-signals block of a known plural series based on the signal synthesizing technique of a Chinese remainder theorem and outputting the 2nd transmitting composite signal block of one series.

It has a signal delivery means for generating a transmitting multi-carrier signal according to the 2nd transmitting composite signal block outputted from this 2nd signal synthesizing means and sending out to a transmission line. And a signal block receiving reproduction means for a receiving side device receiving a transmitting multi-carrier signal transmitted via a transmission line from said transmitting side device and reproducing the 2nd receiving composite signal block corresponding to said 2nd transmitting composite signal block.

The 2nd signal decomposing means for decomposing and outputting the 2nd receiving composite signal block reproduced by this signal block receiving reproduction means to the 2nd signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem.

As opposed to the 2nd signal block of a plural series outputted from this 2nd signal decomposing means. The 2nd error correction decoding means for performing error correction decoding processing based on said 2nd known redundancy-signals block and outputting the 2nd information signal block of a plural series. Inside of the 2nd information signal block of a plural series outputted from this 2nd error correction decoding means. The 1st signal decomposing means for decomposing and outputting the 1st receiving composite signal block corresponding to said 1st transmitting composite signal block to the 1st signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem. The 1st error correction decoding means for performing error correction decoding processing based on said 1st known redundancy-signals block and outputting the 1st information signal block of a plural series to the 1st signal block of a plural

series outputted from this 1st signal decomposing means.

[Claim 20] The 2nd information signal block of a plural series including two or more 1st transmitting composite signal blocks that said transmitting side device was provided with two or more said 1st signal synthesizing means and were outputted from these 1st signal synthesizing means. Are between transmission and reception and based on the signal synthesizing technique of a Chinese remainder theorem compound the 2nd redundancy-signals block of a known plural series by the 2nd signal synthesizing means and the 2nd transmitting composite signal block of one series is outputted. And a receiving side device said 1st signal decomposing means and said 1st error correction decoding means. Inside of the 2nd information signal block of a plural series which matched with said two or more 1st signal synthesizing means was provided with more than one and was outputted from said 2nd error correction decoding means. The 1st receiving composite signal block corresponding to said two or more 1st transmitting composite signal blocks. In said two or more 1st signal decomposing means it decomposes into the 1st signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem respectively. As opposed to these 1st signal block group. The multi carrier transmission system according to claim 19 performing error correction decoding processing based on said 1st known redundancy-signals block in said two or more 1st error correction decoding means respectively and outputting the 1st information signal block of a plural series.

[Claim 21] A multi-carrier transmission device comprising:

The 1st information signal block of a plural series.

The 1st signal synthesizing means for being between transmission and reception compounding the 1st redundancy-signals block of a known plural series based on the signal synthesizing technique of a Chinese remainder theorem and outputting the 1st transmitting composite signal block of one series.

The 2nd information signal block of a plural series including the 1st transmitting composite signal block outputted from this 1st signal synthesizing means.

The 2nd signal synthesizing means for being between transmission and reception compounding the 2nd redundancy-signals block of a known plural series based on the signal synthesizing technique of a Chinese remainder theorem and outputting the 2nd transmitting composite signal block of one series. A signal delivery means for generating a transmitting multi-carrier signal according to the 2nd transmitting composite signal block outputted from this 2nd signal synthesizing means and sending out to a transmission line.

[Claim 22] A multi-carrier transmission device which performs multi-carrier transmission via a transmission line between multi-carrier transmission devices of the transmitting side according to claim 21 comprising:

A signal block receiving reproduction means for receiving a transmitting multi-carrier signal transmitted from a multi-carrier device of said transmitting side and reproducing the 2nd receiving composite signal block.

The 2nd signal decomposing means for decomposing and outputting the 2nd receiving composite signal block reproduced by this signal block receiving reproduction means to the 2nd signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem.

The 2nd error correction decoding means for performing error correction decoding processing based on the 2nd known redundancy-signals block and outputting the 2nd information signal block of a plural series to the 2nd signal block of a plural series outputted from this 2nd signal decomposing means.

The 1st signal decomposing means for decomposing and outputting the 2nd information signal block of a predetermined series to the 1st signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem among the 2nd information signal block of a plural series outputted from this 2nd error correction decoding means.

The 1st error correction decoding means for performing error correction decoding processing based on the 1st known redundancy-signals block and outputting the 1st information signal block of a plural series to the 1st signal block of a plural series outputted from this 1st signal decomposing means.

[Claim 23] The 1st information signal block of said plural series by which error correction decoding was carried out by said 1st error correction decoding means is changed into an in-series signal. Have a feedback means for giving said 2nd error correction decoding means with said 2nd known redundancy-signals block and said 2nd error correction decoding means. The multi-carrier transmission device according to claim 22 characterized by performing error correction decoding processing again to the 2nd signal block outputted from said 2nd signal decomposing means based on an in-series signal of the 1st information signal block and the 2nd known redundancy-signals block which were given from said feedback means.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the multi carrier transmission system and transmission equipment for performing digital audio broadcasting and digital television broadcast and the information transmission of wireless LAN for example.

[0002]

[Description of the Prior Art] In recent years the multi-carrier transmission method attracts attention as a digital transmission method used for a digital television broadcasting system. A multi-carrier transmission method is a method which divides transmission data for every fixed data number, considers it as a block signal, and transmits that data for every block signal of this by the subcarrier

(career) of a large number which intersect perpendicularly mutually. Since this method can make late the data transmission rate per one career it is strong to a ghost and since it can reduce the influence of transmission distortion it has the feature of being able to simplify waveform equalization processing.

[0003] The basic technique of a multi-carrier transmission method For example Bingham and J.A.C. Multicarrier Modulation for Data Transmission: An Idea Whose Time Has Come and IEEE Commu. It is describing at Mag. vol. 28 no. 5 and pp. 5-14 and May 1990.

[0004] By the way to adopt a multi-carrier transmission method and perform digital radio transmission the measure to the quality degradation of a radio transmission line is required. Information data is error-correcting-code-ized by adding two or more redundant data for error corrections to two or more information data when generating a transmission block signal in the transmitting side by the former as an example of this measure. When reproducing information data from the block signal received in the receiver on the other hand it is made to perform error correction decoding processing.

[0005] It is possible to correct a transmission error and to reproduce transmission data correctly by doing in this way if the occurrences of this transmission error are within the limits of the error correction capability which a system has even if a transmission error occurs to the data of a receiving block signal.

[0006] However in order to cope with remarkable degradation of transmission line quality and the increase in the importance of transmission data and to heighten error correction capability further it is necessary to make the redundant data for error corrections increase. However in order to make the redundant data for error corrections increase the data number of a block must be increased or the number of information data must be reduced and the part must be assigned to the redundant data for error corrections. Since the transmission band width of the multi-carrier is specified realization is difficult for increasing the data number of 1 block. Reducing the number of information data on the other hand invites decline in transmission efficiency and it is not preferred.

[0007]

[Problem(s) to be Solved by the Invention] When heightening error correction capability he is trying to increase the redundant data for error corrections in the conventional multi carrier transmission system as mentioned above. However if the redundant data for error corrections is increased decline in the transmission efficiency of information data will be caused.

[0008] This invention was made paying attention to the above-mentioned situation and after desired error correction capability was acquired and that 1st purpose holds transmission efficiency by this without increasing the redundant data for error corrections it is providing the multi-carrier transmission device which made quality information transmission possible.

[0009] The 2nd purpose of this invention without increasing the number of redundant data for error corrections After different error correction capability according to the importance of transmitted data etc. was demonstrated and this

holds transmission efficiency it is providing the multi carrier transmission system which can transmit specific information to high quality further and its transmission equipment.

[0010]

[Means for Solving the Problem] In order to attain the 1st purpose this invention is between transmission and reception adds redundant data for control of a known plural series to information data of a plural series and generates a transmission block signal. In a multi-carrier transmission device which performs data communications between sending sets which generate a transmitting multi-carrier signal and transmit to a transmission line by changing this transmission block signal into a signal on a time-axis from a signal on a frequency axis. A transmitting multi-carrier signal transmitted via a transmission line from the above-mentioned sending set is received. A receiving block signal regeneration means for reproducing a receiving block signal and an orthogonal transformation means for changing into a signal on a frequency axis a receiving block signal reproduced by this receiving block signal regeneration means from a signal on a time-axis. It has an error correction decoding means to perform an error correction based on the above-mentioned redundant data for control. And in this error correction decoding means receiving redundant data for control is reproduced from a receiving block signal on a frequency axis obtained by the above-mentioned orthogonal transformation means. It is made to perform error correction decoding processing to a receiving block signal on the above-mentioned frequency axis based on this reproduced receiving redundant data for control.

[0011] That is generally with a multi carrier transmission system a pilot signal for a block synchronization is transmitted to a receiving set from a sending set using arbitrary frequency. In order to prevent interference to other systems in an end of a transmission band he is trying to transmit a null signal without transmitting information data. A multi-carrier transmission device of this invention is between transmission and reception like these pilot signals and null signals and performs error correction decoding processing of information data in a receiving block signal using known redundant data for control.

[0012] Therefore it becomes possible according to transmission equipment of this invention to perform error correction decoding processing using the existing redundant data for control. It becomes possible to heighten error correction capability without getting it blocked without newly adding redundant data for error corrections and transmitting it by this and reducing transmission efficiency.

[0013] A multi-carrier transmission device of this invention Block synchronous timing is extracted based on difference information of receiving redundant data for control reproduced by an error correction decoding means and known transmitting redundant data for control corresponding to this receiving redundant data for control. According to this extracted block synchronous timing it is made to reproduce a receiving block signal.

[0014] Namely according to the multi-carrier transmission device of this invention it becomes possible to judge whether a block synchronization is established from a

state of an error of receiving redundant data for control detected in the case of error correction decoding processing. It becomes possible to extract block synchronous timing based on this decision result. Therefore, compared with a case of the former which extracts a pilot signal for a block synchronization from a receiving multi-carrier signal, for example, using a band-pass filter and establishes a block synchronization, it becomes possible to make a band-pass filter unnecessary, and thereby, an easy miniaturization of an equipment configuration can be realized.

[0015] If average value of the above-mentioned difference information is calculated and block synchronous timing is extracted based on this average value, difference information, i.e., a timing extraction will be equalized covering a receiving block signal of a plural series, and it becomes possible for this to remove influence of a temporary transmission error and to raise accuracy of timing extraction.

[0016] Difference information of reproduced receiving redundant data for control and known transmitting redundant data for control corresponding to this receiving redundant data for control. By extracting receiving block timing using selectively a pilot signal for a block synchronization extracted with a band-pass filter, for example, a synchronization can be established at comparatively high speed based on a pilot signal for a block synchronization extracted with a band-pass filter at the time of a receiving standup, and it becomes possible to always [constant] perform stable synchronization holding operation on the other hand using difference information.

[0017] On the other hand, a multi-carrier transmission system of this invention. The 1st transmission block signal that is between transmission and reception, added the 1st transmitting redundant data for control of a known plural series to the 1st information data of a plural series, first, and was constituted in a transmitting side device. It changes into a signal on a time-axis from a signal on a frequency axis by the 1st inverse-orthogonal-transformation means, and after carrying out the parallel serial conversion of the 1st transmission block signal on this time-axis, it adds to the 2nd information data series of a plural series. And are between transmission and reception, add the 2nd transmitting redundant data for control of a known plural series to the 2nd information data series of this plural series, and the 2nd transmission block signal is generated. This 2nd transmission block signal is changed into a signal on a time-axis from a signal on a frequency axis by the 2nd inverse-orthogonal-transformation means, a transmitting multi-carrier signal is generated, and it sends out to a transmission line.

[0018] On the other hand, in a receiving side device, receive a transmitting multi-carrier signal transmitted via a transmission line from a transmitting side device, and the 2nd receiving block signal is reproduced. This 2nd reproduced receiving block signal is changed into a signal on a frequency axis from a signal on a time-axis by the 2nd orthogonal transformation means. The 2nd receiving redundant data for control of a plural series is reproduced from the 2nd receiving block signal on this frequency axis, and the 2nd error correction decoding means performs error correction decoding processing to the 2nd receiving block signal on

a frequency axis based on this 2nd reproduced receiving redundant data for control. And out of the 2nd [after / this / error correction decoding was carried out] receiving block signal. The 1st receiving block signal that extracted the 1st receiving block signal corresponding to a transmission block signal of the above 1st changed this into a parallel signal and was changed into this parallel signal is changed into a signal on a frequency axis from a signal on a time-axis. The 1st receiving redundant data for control is reproduced from the 1st receiving block signal on a frequency axis obtained by this 1st orthogonal transformation means and it is made to perform error correction decoding processing to the 1st receiving block signal on the above-mentioned frequency axis based on this 1st reproduced receiving redundant data for control.

[0019] That is, in a transmitting side device, after inverse orthogonal transformation of the 1st information data is first carried out with the 1st redundant data for control, it is changed into an in-series signal and with the 2nd redundant data for control, inverse orthogonal transformation of the 2nd information data that includes this in-series signal continuously is carried out and it is transmitted. On the other hand, in a receiving side device, after orthogonal transformation of the 2nd information data of the above is carried out, error correction decoding is carried out based on the 2nd known redundant data for control. After orthogonal transformation of the 1st information data is furthermore extracted and carried out from the 2nd information data after this error correction decoding, error correction decoding is carried out based on the 1st known redundant data for control.

[0020] That is, after two steps of inverse orthogonal transformation are performed to the 1st information data at the transmitting side, it will be transmitted and in response to two steps of orthogonal transformation and error correction decoding processing, it will be reproduced by a receiver.

[0021] Therefore, data with high importance is transmitted as the 1st information data like [when transmitting picture image data, for example] control data showing a motion of data and an image equivalent to a dc component. If common data of data equivalent to a high frequency component, etc. is transmitted as the 2nd information data, also in the state where transmission line quality deteriorated, it becomes possible to reproduce control data showing a motion of data and an image equivalent to a dc component with importance high at least and fault it becomes impossible for an image to completely reproduce by this can be prevented.

[0022] As mentioned above, at the transmitting side, perform two steps of inverse orthogonal transformation and the 1st information data is transmitted. And a multi-carrier transmission device of a receiver used with a multi carrier transmission system which performs two steps of orthogonal transformation and error correction decoding processing and is reproduced by a receiver. It has a feedback means which changes into an in-series signal the 1st information data of a plural series by which error correction decoding was carried out by the 1st error correction decoding means and is given to the 2nd error correction decoding means with the 2nd known redundant data for control. Based on an in-series signal

of the 1st information data and the 2nd known redundant data for control which are given from this feedback means it is characterized by performing error correction decoding processing again to the 2nd receiving block signal on a frequency axis obtained by the 2nd orthogonal transformation means of the above.

[0023] According to this device the 1st information data by which the error correction was carried out by the 1st error correction decoding means It will be fed back to the 2nd error correction decoding means as known information data and error correction decoding processing will be again performed based on the 1st information data after the above-mentioned error correction in this 2nd error correction decoding means. For this reason even if an error corrects by that 1st error correction processing and it does not go out in the 2nd error correction decoding means It becomes possible to correct an error which corrected and did not go out [above-mentioned] by error correction decoding processing for the second time using right information fed back from an error correction decoding means of the above 1st. Therefore error correction capability can be heightened further.

[0024] Furthermore in a transmitting side device this invention is between the 1st information signal block of a plural series and transmission and reception first compounds the 1st redundancy-signals block of a known plural series based on the signal synthesizing technique of a Chinese remainder theorem and outputs the 1st transmitting composite signal block of one series. And are between the 2nd information signal block of a plural series including this 1st transmitting composite signal block and transmission and reception and based on the signal synthesizing technique of a Chinese remainder theorem compound the 2nd redundancy-signals block of a known plural series and the 2nd transmitting composite signal block of one series is outputted A transmitting multi-carrier signal according to this 2nd transmitting composite signal block is generated and it sends out to a transmission line.

[0025] In a receiving side device a transmitting multi-carrier signal transmitted via a transmission line from said transmitting side device is received The 2nd receiving composite signal block corresponding to said 2nd transmitting composite signal block is reproduced This 2nd reproduced receiving composite signal block is decomposed into the 2nd signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem Error correction decoding processing is performed based on said 2nd known redundancy-signals block to the 2nd signal block of this plural series and the 2nd information signal block of a plural series is outputted. And the 1st receiving composite signal block corresponding to said 1st transmitting composite signal block among the 2nd information signal block of this plural series It decomposes into the 1st signal block of a plural series based on the signal decomposition technique of a Chinese remainder theorem error correction decoding processing is performed based on said 1st known redundancy-signals block to the 1st signal block of this plural series and the 1st information signal block of a plural series was reproduced.

[0026] Therefore according to this invention an information signal block and a

redundancy-signals block Even when expressed with a polynomial with a coefficient on not a polynomial with a coefficient on complex number field but finite field the same error correction effect can be acquired by performing signal synthesizing data processing and signal decomposition data processing by a Chinese remainder theorem.

[0027]

[Embodiment of the Invention]

(A 1st embodiment) In order that this embodiment may not give interference to other systems When you are trying for the transmission equipment of the transmitting side to transmit a null signal in the both-ends portion of the transmission band of a self-system in the transmission equipment of a receiver it is made to perform error correction decoding processing of a receiving block signal after the Fourier transform using the above-mentioned known null signal.

[0028] Hereafter this embodiment is described with reference to drawings. While considering it as $N=8$ multi-carriers here it is between transmission and reception inserts a $2T=4$ piece null signal in two both-ends portions of a transmission band at a time as known redundant data for control and explains as what adopts a QPSK method as a modulation method further.

[0029] The transmission equipment of the transmitting side is constituted as follows first. Drawing 1 is a circuit block figure showing the important section composition. In the figure the information data a_0 of the binary of four pieces – a_3 are inputted into the error correcting code machine (COD) 11. The error correcting code machine 11 is what performs error correcting code-ized processing using the Hamming code (84) based on a Hamming code (73) The above-mentioned information data $a_0 - a_3$ are error-correcting-code-ization-calculated with the four redundant data a_4 for error corrections – a_7 and the eight coding data $c_0 - c_7$ which were obtained by this are outputted to the mapping circuit (MAP) 12. The mapping circuit 12 maps the above-mentioned coding data $c_0 - c_7$ in the phase position of QPSK on a complex plane and supplies four QPSK modulating signals X_k ($k=2,3,4,5$) acquired by this mapping to the inverse discrete Fourier transform machine (IDFT) 13.

[0030] The inverse discrete Fourier transform machine 13 changes into the signal on a time-axis the transmission block signal which consists of the four above-mentioned transmit information signals X_k ($k=2,3,4,5$) the four null signals X_0 generated from the redundancy-signals generator which is not illustrated X_1, X_6 and X_7 from the signal on a frequency axis. namely [Equation 1]

[0031] It comes out and the signal series x_i ($i=0,1,\dots,7$) expressed is generated. However it is $\omega = \exp(-j2\pi/8)$.

[0032] Therefore in the inverse discrete Fourier transform machine 13 eight baseband frequency signals modulated by eight signals which consist of information signals and null signals respectively are generated.

[0033] After this eight baseband frequency signal is changed into an in-series

signal from a parallel signal with the parallel–serial–conversion machine (P/S) 14 it is changed into an analog signal by the digital to analog converter (DAC) 15. And in the frequency converter 16 after upconverting is carried out to the multi–carrier signal which is mixed with the transmitting station part oscillation signal generated from the local oscillator (LO) 17 and has a predetermined radio frequency it is transmitted to a radio transmission line from the antenna which is not illustrated. The spectrum of the transmission signal transmitted to drawing 3 by this radio transmission line is shown.

[0034] On the other hand transmission equipment of a receiver is constituted as follows. Drawing 2 is a circuit block figure showing the important section composition. In the figure after being received by antenna which is not illustrated a multi–carrier signal which came via a radio transmission line is mixed with a receiving station part oscillation signal generated from the local oscillator (LO) 22 with the frequency converter 21 and a down convert is carried out to a baseband signal. This receiving baseband signal is changed into a digital signal with the analog–to–digital conversion machine (ADC) 23. This receiving baseband signal contained the error e_i ($i = 01 \cdots 7$) under influence of interference generated on a radio transmission line noise etc. and is $v_0 + v_1 z^{-1} + \cdots + v_7 z^{-7}$. However $v_i = x_i + e_i$ ($i = 01 \cdots 7$)

It comes out.

[0035] This receiving baseband signal is changed into eight parallel signals by the serial parallel converter (S/P) 24 and v_i ($i = 01 \cdots 7$) is inputted into it by the discrete Fourier transform device (DFT) 25 of N point i.e. eight points as one signal block. The discrete Fourier transform device 25 changes the eight above–mentioned receiving block signals from on a time–axis on a frequency axis. namely [Equation 2]

[0036] It comes out and the signal series V_k ($k = 01 \cdots 7$) expressed is generated. However it is $\omega = \exp(-j2\pi/8)$.

[0037] This receiving block signal V_k ($k = 01 \cdots 7$) is inputted into the error correction decoder (DEC0) 26 in order to correct the above–mentioned error. The error correction decoder 26 uses that the null signal V_0 included in the receiving block signal V_k ($k = 01 \cdots 7$) $V_1 V_6$ and V_7 are known. The original information data $X_2 X_3 X_4$ and X_5 are presumed from the above–mentioned receiving block signal V_k containing a transmission error ($k = 01 \cdots 7$).

[0038] Presumption of this receipt information data $X_2 X_3 X_4$ and X_5 is performed as follows by a spectrum estimating method using structure of discrete Fourier transform. A principle of a spectrum estimating method For example R.E. Blahut it is stated to "Algebraic Methods for Signal Processing and Communications Coding" Springer–Verlag and 1992. This technique is applied in this embodiment.

[0039] That is if E_k is made into the Fourier transform of e_i in a frequency domain it is $V_k = X_k + E_k$ ($k = 01 \cdots 7$).

***** is materialized. Here since it is a modulating signal of a known null signal

between the transmitting side and a receiver X_0, X_1, \dots, X_6 and X_7 are $E_k = V_k - X_k(s)$ ($k = 0, 1, \dots, 7$).

***** -- things are made.

[0040] Here suppose that an error added in a radio transmission line is two or less pieces. A position which was [at this time] mistaken, i.e. at the time of $e(i) \neq 0$ is made into i_1 and i_2 and it is error position polynomial $\lambda(x)$ $\lambda(x) = (1 - x\omega^{i_1})(1 - x\omega^{i_2}) = \lambda_0 + \lambda_1 x + \lambda_2 x^2$. However it is $\lambda_0 = 1$.

[0041] At this time it is inverse discrete Fourier transform of a coefficient vector $(\lambda_0, \lambda_1, \lambda_2)$ of $\lambda(x)$ [Equation 3]

[0042] It becomes.

[0043] That is it is set to $\lambda_{i_1} = 0$ to i_1 at the time of $e_i \neq 0$ ($i = 1, 2, \dots, 7$).

Therefore it is $\lambda_{i_1} = 0$ ($i = 0, 1, \dots, 7$) to all the i .

It becomes. If this is expressed with the Fourier transform [Equation 4]

[0044] Because it is a next door and $\lambda_0 = 1$ [Equation 5]

[0045] It is expressed in writing. However $\langle i-k \rangle_8$ expresses the surplus which divided $i-k$ by eight, i.e. a cyclic code.

[0046] That is λ_0, λ_1 and λ_2 become settled based on known E_k ($k = 0, 1, \dots, 7$). And the remaining E_k ($k = 2, 3, 4, 5$) can be calculated based on this. That is E_k ($k = 2, 3, 4, 5$) can be calculated from the two errors e_i and it is $X_k = V_k - E_k$ ($k = 0, 1, \dots, 7$).

** et al. and the right transmit modulation signal X_k ($k = 0, 1, \dots, 7$) are renewable.

[0047] The inside of the transmit modulation signal X_k ($k = 0, 1, \dots, 7$) reproduced by the error correction decoder 26 as mentioned above. The information data $X_2 - X_5$ are inputted into the demapping circuit (DMAP) 27 and they are recovered to the eight binary data $b_0 - b_7$ here the information, i.e. the QPSK modulating signal of a phase position on a complex plane. And this binary data $b_0 - b_7$ are inputted into an error correction decoder (DEC1) an error correction decoding operation is performed here using the known redundant data a_4 for error corrections - a_7 and thereby the original information data $a_0 - a_3$ are reproduced.

[0048] That is an error which was not able to be corrected with the error correction decoder 26 of the 1st above-mentioned step will be corrected in the error correction decoder 28 of the 2nd step if the error number is within the limits of error correction capability which a Hamming code (8,4) has.

[0049] On the other hand in a system concerning this embodiment transmission equipment of the transmitting side performs inverse discrete Fourier transform processing and transmission equipment of a receiver is performing discrete Fourier transform processing. The inverse discrete Fourier transform processing and the

discrete Fourier transform processing are block processings and unless right block timing performs discrete Fourier transform processing by a receiver they cannot reproduce a transmission signal.

[0050] So in transmission equipment of a receiver concerning this embodiment receiving block timing is extracted as follows. Namely if a transmission error sets to $e_i = 0$ ($i = 01 \cdots 7$) when reproducing the null signal X_k ($k = 0167$) in transmission equipment of a receiver set to $E_k = 0$ ($k = 0167$) when having received a signal to right timing the null signal V_k ($k = 0167$) after discrete Fourier transform becomes equal to the known control signal X_k ($k = 0167$).

[0051] Then it can be judged by observing the null signal V_k ($k = 0167$) after discrete Fourier transform and supervising whether the difference E_k ($k = 0167$) with the known null signal X_k ($k = 0167$) is 0 whether receiving block timing is the right. For example since 1 block comprises eight signals a signal is reproduced to eight kinds of timing each difference E_k ($k = 0167$) is observed and a case where it is the closest to 0 is chosen as right receiving block timing.

[0052] Namely as shown in drawing 2 in the controller (CONT) 33 each difference E_k ($k = 0167$) is supervised and phase shift quantity of the phase converter (PS) 32 is controlled in the direction in which each above-mentioned difference E_k ($k = 0167$) approaches zero according to the monitored result. And variable control of the phase of sampling clocks generated from the clock generation machine (CLK) 31 by this was carried out and the analog-to-digital conversion machine 23 is given. The phase converter 32 is constituted by delay device of a multi tap etc.

[0053] However when the transmission error e_i ($i = 01 \cdots 7$) exists in an input signal even if it has received to right block timing the difference E_k ($k = 0167$) is not set to zero. Then in two or more continuous receiving blocks the difference E_k ($k = 0167$) is detected respectively and the average value is calculated. And that value carries out variable control of the phase of sampling clocks in the direction used as the minimum based on this average value. By doing in this way extraction precision of receiving block timing in case a transmission error exists can be raised.

[0054] By this embodiment change into the parallel signal v_i ($i = 01 \cdots 7$) a receiving baseband signal by which multi-carrier transmission was carried out for every block from transmission equipment of the transmitting side in transmission equipment of a receiver as mentioned above and it inputs into the discrete Fourier transform device 25. It inputs into the error correction decoder 26 after changing into the signal V_k ($k = 01 \cdots 7$) on a frequency axis by this discrete Fourier transform device 25. And the four null signals X_0 X_1 X_6 and X_7 are between transmission and reception and he is trying to presume the receipt information data X_2 X_3 X_4 and X_5 from the above-mentioned receiving block signal V_k in this error correction decoder 26 using being known ($k = 01 \cdots 7$).

[0055] Therefore even if an error arises in a transmission signal under the influence of interference noise etc. on the above-mentioned radio transmission line if the error number is less than two per block an error can be corrected using the four known null signals X_0 X_1 X_6 and X_7 and the right receipt information data X_2 X_3 X_4 and X_5

can be reproduced.

[0056] According to this embodiment error correction decoding processing which used the redundant data a_4 for error corrections – a_7 with the error correction decoder 28 further after error correction processing which used the above-mentioned null signal is performed. For this reason it becomes possible to correct an error which was not able to be corrected by an error correction using the above-mentioned null signal by error correction decoding processing using the above-mentioned redundant data a_4 for error corrections – a_7 and thereby error correction capability of a device can be heightened. That is error correction capability can be heightened without getting it blocked without newly adding redundant data for error corrections and reducing transmission efficiency.

[0057] Since a null signal is inserted in a continuous position (6701) in a block signal which consists of cyclic code error correction decoding data processing using a null signal can be performed comparatively easily.

[0058] He is trying to extract receiving block timing by this embodiment furthermore using information acquired in a process in which right receipt information data is presumed in the error correction decoder 26. Namely the difference E_k ($k = 0$ and 16 and 7) of the received null signal V_k ($k = 0$ and 16 and 7) and the known null signal X_k ($k = 0$ and 16 and 7) is detected. Variable control of the phase of sampling clocks for A/D conversions is carried out with the controller 33 and the phase converter 32 in order to bring this difference close to 0.

[0059] It becomes unnecessary therefore to be able to establish a block synchronization using a null signal for interference prevention and to transmit a pilot signal for a block synchronization from transmission equipment of the transmitting side as a result. For this reason it becomes possible to use an insertion point of the above-mentioned pilot signal for transmission of information data and thereby transmission efficiency of information data can be raised. In transmission equipment of a receiver since a PLL circuit etc. which perform a band-pass filter which extracts the above-mentioned pilot signal and timing extraction become unnecessary the easy miniaturization of the part circuitry can be carried out.

[0060] Furthermore over two or more receiving blocks detect the difference E_k ($k = 0$ and 16 and 7) of the received null signal V_k ($k = 0$ and 16 and 7) and the known null signal X_k ($k = 0$ and 16 and 7) by this embodiment respectively and that average value is calculated. Since it is made to carry out variable control of the phase of sampling clocks in order to bring this average value close to 0 extraction precision of receiving block timing in case a transmission error exists can be raised.

[0061] (A 2nd embodiment) A 2nd embodiment of this invention. Information data which it is going to transmit is divided into two hierarchies who consist of expedited data with high importance and other general data. Are between transmission and reception about these expedited data and general data at the transmitting side and with known redundant data for control hierarchize by inverse discrete Fourier transform of 2 stage constitution and it transmits. And error correction decoding [which were hierarchized / above-mentioned / an expedited

data and general data] using discrete Fourier transform and known redundant data for control of 2 stage constitution is performed and it is made to reproduce by a receiver respectively.

[0062] That is in a multi-carrier transmission device of the transmitting side an expedited data is first changed into a signal on a time-axis with the 1st step of inverse discrete Fourier transform machine with a pilot signal as control data and the 1st transmission block signal is generated. And after changing this 1st transmission block signal into an in-series signal include in one of two or more general data series and it changes into a signal on a time-axis with the 2nd step of inverse discrete Fourier transform machine with a null signal. The 2nd transmission block signal that one expedited data of a transmission block signal of the above 1st distributed to each block of plurality of general data and was inserted in it by this is generated and it transmits.

[0063] On the other hand in a multi-carrier transmission device of a receiver after changing into a signal the 2nd block signal that received first on a frequency axis by the 1st step of discrete Fourier transform device error correction processing is carried out with the 1st step of error correction decoder using a known null signal and a general data signal sequence is reproduced. And after changing a block signal of [1st] this general data signal sequence into a parallel signal it changes into a signal on a frequency axis by the 2nd step of discrete Fourier transform device. In the 2nd step of error correction decoder error correction processing of this changed signal is carried out using a known pilot signal and an expedited-data signal is reproduced.

[0064] Hereafter this embodiment is described with reference to drawings. Like a 1st embodiment described previously also here while considering it as $N=8$ multi-carriers it is between transmission and reception inserts a $2T=4$ piece null signal in two both-ends portions of a transmission band at a time as known redundant data for control and explains as what adopts a QPSK method as a modulation method further.

[0065] Transmission equipment of the transmitting side is constituted as follows first. Drawing 4 is a circuit block figure showing the important section composition. A graphic display of a mapping circuit which outputs a QPSK modulating signal of an expedited data and general data in the figure is omitted.

[0066] In the figure the priority information data Y_k ($k=2345$) outputted from a mapping circuit which is not illustrated is inputted into the 1st step of inverse discrete Fourier transform machine (IDFTy) 41. Control data which expresses a motion of data and an image which expresses a dc component of the video information data for example as the above-mentioned priority information data Y_k ($k=2345$) is applied.

[0067] The 1st step of inverse discrete Fourier transform machine 41 The four above-mentioned transmit information signals Y_k ($k=2345$) A transmission block signal which consists of the four pilot signals Y_0 generated from a redundancy-signals generator which is not illustrated $Y_1 Y_6$ and Y_7 is changed into a signal on a time-axis from a signal on a frequency axis. Therefore from the inverse discrete

Fourier transform machine 41 the 1st transmission block signal of baseband frequency which consists of the four priority information signals y_k and ($k=2,3,4,5$) the four pilot signals y_0, y_1, y_6 and y_7 is outputted. After this 1st transmission block signal is changed into an in-series signal from a parallel signal with the parallel-serial-conversion machine (P/S) 42 it is inputted into the 2nd step of inverse discrete Fourier transform machine (IDFTx) 43 with the general information data X_3 of three series X_4 and X_5 .

[0068] The 2nd step of this inverse discrete Fourier transform machine 43 An in-series signal of a transmission block signal of the above 1st transmission block signal which consists of the general information data X_3 of three series X_4, X_5 and the four null signals X_0 generated from a redundancy-signals generator which is not illustrated X_1, X_6 and X_7 is changed into a signal on a time-axis from a signal on a frequency axis. Therefore from the 2nd step of inverse discrete Fourier transform machine 43. The 2nd transmission block signal of baseband frequency with which one of the transmission block signal y_0 of the above 1st – y_7 signals was inserted in the general information signal x_3, x_4, x_5 and the null signal x_0, x_1, x_6 and x_7 is outputted.

[0069] Drawing 6 shows composition of the 2nd transmission block signal that is an input to the above-mentioned inverse discrete Fourier transform machine 43. Namely inside of a transmission block signal of X_m and n ($m=0,1,\dots,7$ $n=0,1,\dots,7$) which consist of a general information signal and a null signal The signal y_0 of a head of the 1st transmission block signal is inserted in the block B_0 of $n=0$ and the 2nd signal y_1 of the 1st transmission block signal is inserted in the block B_1 of $n=1$. Each signal y_2 3rd after the 1st transmission block signal y_3 – y_7 are inserted in each block B of the 2nd transmission block signal B_3 – B_7 one by one like the following respectively. Therefore the eight signals y_k ($k=0,1,\dots,7$) of the 1st transmission block signal will be distributed and inserted in eight blocks B_n ($n=0,1,\dots,7$) of the 2nd transmission block signal.

[0070] After this 2nd transmission block signal B_n ($n=0,1,\dots,7$) is changed into a signal on a time-axis with the inverse discrete Fourier transform machine 43 and is further changed into an in-series signal with the parallel-serial-conversion machine (P/S) 44 it is changed into an analog signal by the digital to analog converter (DAC) 45. And in the frequency converter 46 after upconverting is carried out to a multi-carrier signal which is mixed with a transmitting station part oscillation signal generated from the local oscillator (LO) 47 and has a predetermined radio frequency it is transmitted to a radio transmission line from an antenna which is not illustrated.

[0071] Spectrum of a transmission signal transmitted to drawing 7 by this radio transmission line is shown. In f_2 of multi-carrier frequency $f_0 - f_7$ $y_0 - y_7$ are transmitted for each signal of the 1st transmission block signal so that clearly from this figure.

[0072] On the other hand a multi-carrier transmission device of a receiver is constituted as follows. Drawing 5 is a circuit block figure showing the important section composition. In the figure after being received by antenna which is not

illustrated a multi-carrier signal which came via a radio transmission line is mixed with a receiving station part oscillation signal generated from the local oscillator (LO) 52 with the frequency converter 51 and a down convert is carried out to a baseband signal. This receiving baseband signal is changed into a digital signal with the analog-to-digital conversion machine (ADC) 53. This receiving baseband signal v_m and n ($m = 01 \cdots 7, n = 01 \cdots 7$) It has a relation of $v_{mn} = x_{mn} + e_m$ and n ($m = 01 \cdots 7, n = 01 \cdots 7$) including the error e_m under influence of interference generated on a radio transmission line noise etc. and n ($m = 01 \cdots 7, n = 01 \cdots 7$).

[0073] This receiving baseband signal v_m and n ($m = 01 \cdots 7, n = 01 \cdots 7$) It is changed into $n = 01 \cdots 7$ a parallel signal that consists of eight signals for every seven by the serial parallel converter (S/P) 54 and this is inputted into the discrete Fourier transform device (DFTx) 55 of the 1st step as 2nd receiving block signal. For example in $n = 0$ v_m and n ($m = 01 \cdots 7, n = 0$) are inputted into the discrete Fourier transform device 55 and v_m and n ($m = 01 \cdots 7, n = 1$) are inputted into the discrete Fourier transform device 55 in $n = 1$. The block signal v_m and n ($m = 01 \cdots 7, n = 23 \cdots 7$) are inputted into the discrete Fourier transform device 55 one by one in order of $n = 2$ and $3 \cdots 7$ like the following.

[0074] The discrete Fourier transform device 55 of the 1st step changes the eight signal from on a time-axis on a frequency axis whenever 1 block of a receiving block signal of the above 2nd is inputted. And eight signals of this frequency domain are inputted into the error correction decoder (DECx) 56 of the 1st step.

[0075] one block is inputted into this error correction decoder 56 of the 1st step - alike -- that eight signal V_m the null signal V_m of the n ($m = 01 \cdots 7, n = 01 \cdots 7$) and n ($m = 0$ and 16 and 7 .) The general information data X_m and n ($m = 234$ and $5, n = 01 \cdots 7$) are presumed using $n = 0$ and $1 \cdots 7$ being known. Presumption of this general information data X_m and n ($m = 234$ and $5, n = 01 \cdots 7$) is performed by a spectrum estimating method which used structure of discrete Fourier transform like a 1st embodiment.

[0076] Namely when a block of $n = 0$ is inputted first. Inside of the eight difference information $Ex_{mn} = V_{mn} - X_m$ and n ($m = 01 \cdots 7, n = 0$) The four null signals X_m and n ($m = 016$ and $7, n = 0$) are between transmission and reception and since it is a known modulating signal four corresponding $Ex_m(s)$ and n ($m = 016$ and $7, n = 0$) are known. If it is two or less errors added in a radio transmission line here the two errors ex_m and 0 are received It can ask for the remaining Ex_m and n ($m = 016$ and $7, n = 0$) with the error correction decoder 56 based on this and the right modulating signal X_m and n ($m = 01 \cdots 7, n = 0$) can be reproduced from $X_{mn} = V_m.n - Ex_m$ and n ($m = 01 \cdots 7, n = 0$).

[0077] About each block of $n = 1 \cdots 7$ reproduction of the right modulating signal X_m and n ($m = 01 \cdots 7, n = 12 \cdots 7$) is similarly performed using the known null signal X_m and n ($m = 016$ and $7, n = 12 \cdots 7$) in the error correction decoder 56 in order.

[0078] Now then X_m and n ($m = 2, n = 01 \cdots 7$) constitute an in-series signal of the 1st receiving block data containing priority information data the modulating signal X_m of each reproduced block and among n ($m = 01 \cdots 7, n = 01 \cdots 7$). After this in-series signal is changed into the parallel signal w_n ($n = 01 \cdots 7$) with the serial parallel

converter (S/P) 57 it is inputted into the discrete Fourier transform device (DFT) 58 of the 2nd step. Here the receiving block signal w_n ($n = 01 \cdots 7$) of the above 1st becomes the thing having contained the error e_n ($n = 01 \cdots 7$) when an error is not able to be corrected with said error correction decoder 56 of the 1st step.

[0079] The discrete Fourier transform device 58 of the 2nd step changes into a signal on [from a time-axis] a frequency axis the 1st receiving block signal w_n ($n = 01 \cdots 7$) inputted into the above-mentioned parallel. And the 1st receiving block signal W_n ($n = 01 \cdots 7$) of this frequency domain is inputted into the error correction decoder (DEC) 59 of the 2nd step. This error correction decoder 59 of the 2nd step like said error correction decoder 56 of the 1st step Whenever one block signal is inputted the error correction of the priority information data $Y_2 Y_3 Y_4$ and Y_5 is presumed and carried out using the pilot signal W_0 of the eight signal W_n ($n = 01 \cdots 7$) $W_1 W_6$ and W_7 being known.

[0080] Therefore if an error contained in the 1st receiving block signal is two or less pieces this error will be corrected and the right priority information data $Y_2 Y_3 Y_4$ and Y_5 will be reproduced.

[0081] That is in this embodiment two error corrections will be performed by the error correction decoder 56 of the 1st step and the error correction decoder 59 of the 2nd step the priority information data $Y_2 Y_3 Y_4$ and Y_5 . Therefore error correction capability is heightened compared with a case where one error correction is performed.

[0082] For example as first shown in drawing 8 (a) when an error number contained in each block of the 2nd receiving block signal is two or less this error is altogether corrected by error correction processing in the error correction decoder 56 of the 1st step. For this reason as for priority information data right data is reproduced also for general information data.

[0083] On the other hand as shown in drawing 8 (b) when there is a block containing three or more errors this block cannot be corrected in the error correction decoder 56 of the 1st step. For this reason general information data of the block concerned is not reproduced correctly. However since data which contains an error among eight priority information data will be two or less pieces when the number of blocks containing three or more errors described previously is two or less this error is corrected by the error correction decoder 59 of the 2nd step. For this reason priority information data is reproduced correctly.

[0084] As shown in drawing 8 (c) when there are the three or more block counts containing three or more errors in the error correction decoder 56 of the 1st step it cannot correct in the error correction decoder 59 of the 2nd step.

[0085] On the other hand in this embodiment receiving block timing in transmission equipment of a receiver is extracted as follows. Namely in the error correction decoder 56 of the 1st step. In the general information data X_m and a course of presumption of n ($m = 234$ and $5n = 01 \cdots 7$) The 2nd receiving block signal V_m the null signal V_m of the n ($m = 01 \cdots 7$ and $n = 01 \cdots 7$) and n ($m = 016$ and $7n = 01 \cdots 7$) The corresponding known null signal X_m the difference E_{xm} with n ($m = 016$ and $7n = 01 \cdots 7$) and n ($m = 016$ and $7n = 01 \cdots 7$) are detected.

[0086] Similarly in the error correction decoder 59 of the 2nd step. In a course of presumption of the priority information data Y_n ($n = 2345$) The difference E_n ($n = 0167$) of the pilot signal W_n ($n = 0167$) of the 1st receiving block signal W_n ($n = 0167$) and the corresponding known pilot signal Y_n ($n = 0167$) is detected. And these detected difference E_{mn} ($m = 016$ and $n = 0167$) and E_n ($n = 0167$) are inputted into the controller (CONT) 63.

[0087] Supervising a value of each above-mentioned difference E_{mn} and E_n the controller 63 carries out variable control of the phase shift quantity of the phase converter (PS) 62 so that it may bring these difference values close to 0 respectively and it changes a phase of sampling clocks generated from the clock generation machine (CLK) 63 by this. When carrying out variable control of the above-mentioned phase shift quantity the controller 63 calculates average value of the difference value E_m in two or more blocks and E_n respectively and controls phase shift quantity based on this average value.

[0088] In [as mentioned above] a multi-carrier transmission device of the transmitting side at a 2nd embodiment The priority information data Y_k ($k = 2345$) is changed into a modulating signal on a time-axis with the 1st step of inverse discrete Fourier transform machine 41 with the pilot signal Y_k ($k = 0167$) After changing this modulating signal into an in-series signal it includes in the general information data row X_k ($k = 345$) and changes and transmits to a modulating signal on a time-axis with the 2nd step of inverse discrete Fourier transform machine 43 with the null signal X_k ($k = 0167$).

[0089] In a multi-carrier transmission device of a receiver After changing a receiving block signal into a signal on a frequency axis by the 1st step of discrete Fourier transform device 55 first carry out error correction decoding using the known null signal X_k ($k = 0167$) with the error correction decoder 56 and the general information data row X_k ($k = 2345$) is reproduced Next it is this general information data row X_k . The inner ($k = 2345$) data row X_2 is changed into a parallel signal. After changing into a signal on a frequency axis by the 2nd step of discrete Fourier transform device 58 he carries out error correction decoding using the known pilot signal Y_k ($k = 0167$) with the error correction decoder 59 and is trying to reproduce the priority information data row Y_k ($k = 2345$).

[0090] Therefore according to this 2nd embodiment although one error correction is reproduced like [information data / common] said 1st embodiment about priority information data with high importance it is reproduced in response to two error corrections. For this reason error correction capability over priority information data can be heightened and even when transmission line quality deteriorates by this at least about priority information data it becomes possible to reproduce correctly. Since each of each above-mentioned error correction decoding processings is performed using a null signal and a pilot signal which have already been used for interference prevention it is not necessary to add redundant data for error corrections separately and thereby transmission efficiency can be held highly.

[0091] Since receiving block timing is controlled using the difference information E_m of an input signal acquired in process of the above-mentioned error

correction decoding processing and a known null signal and E_{yn} according to this embodiment. For control of receiving block timing, it becomes unnecessary to add redundant data of its exclusive use such as a pilot signal, and thereby transmission efficiency of information can be raised. Since a band-pass filter for extracting a pilot signal in transmission equipment of a receiver etc. can be made unnecessary also when carrying out the easy miniaturization of the circuitry, there is a big effect.

[0092] Since average value of the difference value [in / for control of the above-mentioned receiving block timing / two or more blocks] E_{xm} and E_{yn} is calculated respectively and it is carrying out based on this average value, influence of a transmission error is reduced and stable timing control can be realized.

[0093] (A 3rd embodiment) A 3rd embodiment of this invention. When controlling receiving block timing, difference information acquired by ***** and timing information detected based on a pilot signal included in a receiving multi-carrier signal using a band-pass filter etc. are used selectively.

[0094] Drawing 9 is a circuit block figure showing important section composition of a multi-carrier transmission device of a receiver concerning this 3rd embodiment. In the figure, identical codes are given to said drawing 2 and identical parts, and detailed explanation is omitted.

[0095] In the error correction decoder 26 in a process in which information data is presumed, the null signal V_k ($k = 0167$) after discrete Fourier transform. The difference E_k ($k = 0167$) with the corresponding known null signal X_k ($k = 0167$) is detected, and this difference E_k ($k = 0167$) is inputted into the controller 36.

[0096] This transmission equipment is provided with the band-pass filters 340–34i equivalent to the number of these pilot signals in order to extract a pilot signal for a block synchronization out of a receiving multi-carrier signal. A pilot signal extracted with these band-pass filters 340–34i is inputted into PLL circuits 3501–35i respectively. In PLL circuits 350–35i, a gap of receiving block timing is detected from a code pattern of the above-mentioned pilot signal. And gap information on this detected timing is inputted into the above-mentioned controller 36.

[0097] The controller 36 controls phase quantity of the phase converter 32 based on gap information on receiving block timing detected in above-mentioned PLL circuits 350–35i. For example, at the time of a receiving standup, and thereby carries out variable control of the phase of sampling timing. On the other hand, at the time of regular after a standup, phase quantity of the phase converter 32 is controlled based on difference information outputted from the above-mentioned error correction decoder 26, and thereby variable control of the phase of sampling timing is carried out. When performing timing control based on the above-mentioned difference information, average value of ***** detected with two or more blocks is used.

[0098] With constituting in this way, at the time of a receiving standup, a receiving block synchronization can be established to inside of a short time, and on the other hand, always [constant] comparatively stable timing control can be performed.

[0099] (A 4th embodiment) A 4th embodiment of this invention develops said 2nd

embodiment further. Namely although information data was divided into two kinds such as priority information data and general information data and these are hierarchized to two steps and transmitted in a 2nd embodiment. In this 3rd embodiment information data is divided into three kinds such as the 1st priority information data, the 2nd priority information data, and general information data, and these are hierarchized to a three-stage and transmitted.

[0100] Drawing 10 is a circuit block figure showing important section composition of a multi-carrier transmission device of the transmitting side concerning this 4th embodiment. In the figure identical codes are given to said drawing 4 and identical parts and detailed explanation is omitted.

[0101] 3 sets of circuits where transmission equipment of this embodiment consists of an inverse discrete Fourier transform machine and a parallel-serial-conversion machine are connected to concatenation. In the 1st step of the inverse discrete Fourier transform machine 48 and the parallel-serial-conversion machine 49. The most important 1st priority information data Z_k ($k=2345$) is changed into a signal on a time-axis with the pilot signal Z_k ($k=0167$). After the 1st transmission block signal generated by this was changed into an in-series signal with the parallel-serial-conversion machine 49. Next it is inputted into the 2nd step of inverse discrete Fourier transform machine 41 with the pilot signal Y_k ($k=0167$) in a form added to the 2nd important expedited data Y_k ($k=345$).

[0102] In the 2nd step of this inverse discrete Fourier transform machine 41 the 2nd priority information data to which a transmission block signal of the above 1st was added is changed into a signal on a time-axis with a pilot signal and thereby the 2nd transmission block signal is generated. And after this 2nd transmission block signal was changed into an in-series signal with the parallel-serial-conversion machine 42. It is inputted into the 3rd step of inverse discrete Fourier transform machine 43 with the null signal X_k ($k=0167$) in a form added to the general information data X_k ($k=345$) and is changed into the 3rd transmission block signal on a time-axis here.

[0103] Although not illustrated, transmission equipment of a receiver corresponding to such transmitting side transmission equipment serves as composition of having connected to concatenation 3 sets of circuits which consist of serial parallel converters, discrete Fourier transform devices, and error correction decoders which were shown in drawing 5 and the processing is the same as processing described by a 2nd embodiment.

[0104] With such a system information data can be divided into three kinds such as the most important 1st priority information data, the 2nd priority information data important for the next, and other general information data, and these can be hierarchized and transmitted to a three-stage. And error correction decoding processing using a known null signal and a pilot signal is performed for every block signal of each hierarchy. Error correction capability of the 1st priority information data and the 2nd priority information data can be heightened without reducing transmission capacity without [that is] this completely adding the new redundant data for error corrections.

[0105] Although a 4th embodiment described above explained a case where hierarchized these data to a three-stage and information data was transmitted by dividing into three according to importance, information data may be divided into four or more arbitrary kinds according to importance and it may constitute so that these data may be hierarchized and transmitted to four or more steps.

[0106] (A 5th embodiment) When a 5th embodiment of this invention performs composition/decomposition of a hierarchical signal by 2 stage constitution like a 2nd embodiment described previously, it is a case where it is expressed with a polynomial in which an expedited data, general data and redundant data have a coefficient on finite field.

[0107] Drawing 11 and drawing 12 are the circuit block figures showing important section composition of transmission equipment of the transmitting side and transmission equipment of a receiver concerning this 5th embodiment respectively and show a case where 5 bytes and redundant data were 2 bytes and a symbolic language is 7 bytes information data which it is going to transmit. 1 byte is 8 bits and the above-mentioned information data and redundant data are expressed with a polynomial with a coefficient on finite field $GF(2^3)$.

[0108] Although transmission equipment shown in above-mentioned drawing 11 and drawing 12 transmits two hierarchies' information data with the signal synthesizing/cracking unit of 2 stage constitution, operation of the signal synthesizing / signal decomposition per step is first explained using drawing 13 and drawing 14.

[0109] In a signal synthesizing device shown in drawing 13, 1 byte ($N_1, N_2, \dots, N_5 = 1$) of each information data of five series is expressed in the transmitting side as $A_{k1n}(X), A_{k2n}(X), \dots, A_{k5n}(X)$ and $n(X)$. And 1 byte ($N_0 = 1$) of each redundant data of two series and ($N_6 = 1$) shall be expressed as $A_{k0n}(X), A_{k6n}(X)$ and $n(X)$ respectively. If these information data and redundant data are expressed with a polynomial, it will become a zero-order polynomial as follows.

[0110] $A_{k0n}(X)s = a_{k0n}, A_{k1n}(X)s = a_{k1n}, A_{k2n}(X)s = a_{k2n}, A_{k3n}(X)s = a_{k3n}, A_{k4n}(X)s = a_{k4n}, A_{k5n}(X)s = a_{k5n}, A_{k6n}(X)s = a_{k6n}$ -- here define the following polynomials as an example.

$f_0(X) = X - 1, f_1(X) = X - \alpha, f_2(X) = X - \alpha^2, f_3(X) = X - \alpha^3, f_4(X) = X - \alpha^4, f_5(X) = X - \alpha^5, f_6(X) = X - \alpha^6$ -- however $f_0(X), f_1(X), \dots, f_6(X)$ are assigned to each of $\alpha^3 + \alpha + 1 = 0$, the $\alpha^7 = 1$ above-mentioned information and each redundant data $A_{k0n}(X), A_{k1n}(X), \dots, A_{k6n}(X)$ and $n(X)$. Based on a Chinese remainder theorem, it compounds by the composing device CP_k as follows and 7 bytes of symbolic language B_k and $n(X)$ are generated. This generated symbolic language B_k and $n(X)$ serve as a signal block from the composing device CP_k and are outputted.

[Equation 6]

[0111] However $F(X) = f_0(X) f_1(X) \dots f_6(X)$ It is $F(X) / f_i(X) \equiv 1 \pmod{f_i(X)}$ $i=0, 1, \dots, 6$ $H_i(X) \equiv G_i(X) A_{kin}(X) \pmod{f_i(X)}$ $i=0$ and $1 \dots 6$.

[0112] The Chinese remainder theorem is indicated in detail for example to

literature M.R.Schroeder Number Theory in Science and Communication and Springer-Verlag.

[0113] On the other hand by a receiver in the signal cracking unit shown in drawing 14 the operation based on a Chinese remainder theorem is performed by the resolver DCP_k to the symbolic language B_k and n(X) by which the received input was carried out and thereby a signal block is decomposed as follows.

As for $A_{k1}(X) \cdot B_{k1}(X) \bmod f_i(X) = 01$ —the six symbolic languages B_k and n(X) 7 bytes of 5 bytes and the number of redundant data of the number of information data are 2 bytes among those. For this reason in error correction decoder DECK1 byte of error correction is possible. The principle is explained below.

[0114] If a position of an error added in a transmission line is temporarily set to i now and a size is set to mu the error E_k and n(X) will be expressed with a polynomial of E_k and $n(X) = \mu X^i$ and a receiving word will serve as $V_{kn}(X) = B_{kn}(X) + E_k$ and n(X). Here redundant data for signal synthesizing in the transmitting side is $A_{k0n}(X) = a_{k0n}$ $A_{k6n}(X) = a_{k6n}$ and has stated previously and this is known in a receiver. For this reason the receiving word V_k and a surplus which broke n(X) by $f_0(X)$ and $f_6(X)$ It is $R_{k0n}(X) = \mu R_{k6n}(X) = \mu X^6$ From $D_{k0n}(X) = R_{k0n}(X) - A_{k0n}(X) = \mu D_{k0n}(X) = R_{k0n}(X) - A_{k0}$ and n(X) $= \mu X^6$ the position i of an error and size mu become settled and thereby 1 byte of error correction is made. It depends for error correction capability per step on a redundant byte's number of series. For this reason more information data which an error generated can be corrected by increasing the number of series of redundant data.

[0115] Based on the above explanation operation of a signal synthesizing device of 2 stage constitution and a signal cracking unit continuously shown in drawing 11 and drawing 12 is explained. First in drawing 11 by signal synthesizing machine CP1 the input data A100(X)—A16 and 0(X) are compounded as k= 1 and thereby 7 bytes of symbolic language B1 and 0(X) are generated. 2 bytes of A110(X)—A15 and information data in which a priority of 5 bytes of 0(X) is high the A1 [remaining] 00(X) A16 and 0(X) of the above-mentioned input data A100(X)—A16 and 0(X) are redundant data. Next the symbolic language B1 and 0(X) which were outputted from above-mentioned signal synthesizing machine CP1 It is compounded by the 2nd step of signal synthesizing machine CP0 with the common information data A0 with a low priority 26(X)—A056(X) and 2 bytes of redundant data A006(X) A06 and 6(X). At this time the symbolic language B1 and 0(X) are B1 and 0(X) = A010(X) + A011(X) X+. -- It is expressed +A016(X) X⁶.

[0116] Namely in the 2nd step of signal synthesizing machine CP0 First among [A0] the 1st step of outputs of signal synthesizing machine CP1 A050(X) and the redundant data A000(X) A06 and 0(X) are compounded and 10(X) the common information data A020(X) and --the symbolic language B0 that is 7 bytes and 0(X) are generated. Next among [A0] outputs of signal synthesizing machine CP1 A051(X) and the redundant data A001(X) A06 and 1(X) are compounded and 11(X) the common information data A021(X) and --the symbolic language B0 that is 7 bytes and 1(X) are generated. A01 and 6(X) are compounded similarly hereafter with a byte to whom A01 and 2(X) which were outputted from signal synthesizing

machine CP1—general information data and redundant data correspond respectively and as a result 7 bytes of symbolic language B02(X)—B0 and 6(X) are generated. That is it becomes B00(X)—a symbolic language to which a total of 49 bytes of B0 and 6(X) are transmitted.

[0117] On the other hand in a device of a receiver it mistakes in the symbolic language B0 and n(X) which were transmitted from a device of the above-mentioned transmitting side on a transmission line E0 and n(X) are added to them and the following symbolic languages V0 and n(X) are received.

In $V0n(X) = B0n(X) + E0n(X)$ $n = 01$ —a signal cracking unit shown in drawing 12 when it does so six signal decomposition and error correction decoding processing are performed as follows. That is A00 and 0(X) which signal decomposition of 7 bytes of V0 and 0(X) is first carried out by the 1st step of signal resolver DCP0 and consist of 1 byte respectively—A06 and 0(X) are generated. And in error correction decoder DEC0 error correction decoding processing of this decomposed symbolic language A000(X)—A06 and 0(X) is carried out based on 2 bytes of known redundant data A000(X) A06 and 0(X). For this reason this error is corrected when 1 byte of A06 and 0(X) is mistaken the above A000(X)—. That is 1-byte correction is performed to 7 bytes of V0 and 0(X).

[0118] Similarly hereafter also about each of V01(X)—V0 and 6(X). After signal decomposition is carried out by the 1st step of signal resolver DCP0 in error correction decoder DEC0 based on 2 bytes of known redundant data error correction decoding processing is carried out and thereby 1 byte of error correction is performed respectively.

[0119] Next the information data A0 outputted from the 1st above-mentioned step of error correction decoder DEC0 10(X)—A01 and 6(X) A010(X)—A01 and 6(X) are inputted into the 2nd step of signal resolver DCP1 as B1 and 0(X) among A020(X)—A026(X)—A050(X)—A05 and 6(X). Here the above B1 and 0(X) are $B1$ and $0(X) = A010(X) + A011(X) X^+$. -- It is expressed $+A016(X) X^6$.

[0120] In signal resolver DCP1 the above B1 and 0(X) are decomposed by remainder arithmetic and A10 and 0(X) which consist of 1 byte respectively—A16 and 0(X) are generated. And in error correction decoder DEC1 as for this decomposed symbolic language A100(X)—A16 and 0(X) error correction decoding processing is performed based on 2 bytes of known redundant data A100(X) A16 and 0(X). For this reason this error is corrected when 1 byte of A16 and 0(X) is mistaken the above A100(X)—. That is 1-byte correction is performed.

[0121] As mentioned above according to the device of the 2 above-mentioned stage constitution a total of two error corrections will be performed by the 1st step of error correction decoder DEC0 and the 2nd step of error correction decoder DEC1 and the priority information data A110(X)—A15 and 0(X) follow. If information data with importance high as the above-mentioned priority information data like a dc component of a video signal or a low-frequency component is transmitted two error corrections can be performed to information data with such high importance and thereby effective high hierarchization transmission of error correction capability can be performed.

[0122]By what signal synthesizing and signal decomposition based on a Chinese remainder theorem are performed for in each signal synthesizing machine and each signal resolver even when expressed with a polynomial in which information data and redundant data have a coefficient on finite field $GF(2^3)$. Signal synthesizing and signal decomposition are realizable like a case where inverse orthogonal transformation and orthogonal transformation are used.

[0123](A 6th embodiment) A 6th embodiment of this invention divides priority information data into the 1st priority information data constellation and the 2nd priority information data constellation while dividing information data into two hierarchies who consist of priority information data and general information data. And these [1st] and each 2nd priority information data constellation are compounded with redundant data with the 1st step of signal synthesizing machine which becomes independent respectively. Each of that synthetic output is inputted into the 2nd step of signal synthesizing machine. Signal synthesizing is carried out to a general information data row and redundant data and it is made to carry out multi-carrier transmission of the synthetic output.

[0124]After the 1st step of signal decomposition tree decomposes the reception back in transmission equipment of a receiver with it an error correction decoding tree performs an error correction an input-signal sequence corresponding to the above 1st and the 2nd priority information data was decomposed by the 2nd step of 1st and 2nd signal resolvers among the output respectively -- after error correction decoding is carried out and the above 1st and the 2nd priority information data are reproduced. And these 1st and 2nd reproduced priority information data is returned to the 1st above-mentioned step of error correction decoder with redundant data and it is made to make error correction decoding processing for the second time to the above-mentioned receiving word perform to the 1st step of this error correction decoder.

[0125]Also in this 6th embodiment like said 5th embodiment 5 bytes and redundant data shall be 2 bytes a symbolic language shall be 7 bytes information data which it is going to transmit and 1 byte shall be 8 bits and the above-mentioned information data and redundant data explain as what is expressed with a polynomial with a coefficient on finite field $GF(2^3)$.

[0126]Drawing 15 and drawing 16 are important section line block diagrams of a multi-carrier transmission device of the transmitting side and important section line block diagrams of a multi-carrier transmission device of a receiver concerning this 6th embodiment respectively. In the figure identical codes are given to said drawing 11 and drawing 12 and identical parts.

[0127]As a signal synthesizing device first formed in a multi-carrier transmission device of the transmitting side is shown in drawing 15 the 1st step comprises signal synthesizing machine CP of ** 1st 1 and signal synthesizing machine CP of ** 2nd 2 and the 2nd step is constituted by one signal synthesizing machine CP0.

[0128]Among these in the 1st step of signal synthesizing machine CP of ** 1st 1. Signal synthesizing is carried out to 5 bytes of the 1st information data A1 with a high priority 10(X) -- the redundant data A1 that is 2 bytes 00(X) A16 and 0(X) and

A15 and 0(X) turn into the symbolic language B1 and 0(X) which consist of 7 bytes of in-series signal and are outputted. In the 1st step of signal synthesizing machine CP of ** 2nd 2. Signal synthesizing is carried out to 5 bytes of the 2nd information data A2 with a high priority 10(X)—the redundant data A2 that is 2 bytes 00(X) A26 and 0(X) and A25 and 0(X) turn into symbolic language B-2 and 0(X) which consist of 7 bytes of in-series signal and are outputted. Signal synthesizing processing in the above 1st and the 2nd signal synthesizing machine CP1 and CP2 is performed based on a Chinese remainder theorem.

[0129] And these signal synthesizing machine CP1 the symbolic language B1 outputted from CP2 0(X) B-2 and 0(X) are inputted into the 2nd step of signal synthesizing machine CP0. These symbolic languages B10(X) B-2 and 0(X) $B_{10}(X) = A_{010}(X) + A_{011}(X) X + \dots + A_{016}(X) X^6$ B-2 and 0(X) $= A_{050}(X) + A_{051}(X) X + \dots$ It is expressed like $+A_{056}(X) X^6$.

[0130] When the above-mentioned symbolic language B10(X) B-2 and 0(X) are inputted in the 2nd step of signal synthesizing machine CP0. Among each above-mentioned symbolic language B10(X) B-2 and 0(X) first the 1st byte of signal block A010(X) A05 and 0(X) Signal synthesizing is carried out with A040(X) 3 bytes of general information data A0 inputted separately 20(X)—2 bytes of redundant data A00 and 0(X) A06 and 0(X) and as a result 7 bytes of symbolic language B0 and 0(X) are outputted.

[0131] Next among each above-mentioned symbolic language B10(X) B-2 and 0(X) the 2nd byte of signal block A011(X) A05 and 1(X) Signal synthesizing is carried out with A041(X) 3 bytes of general information data A0 inputted separately 21(X)—2 bytes of redundant data A00 and 1(X) A06 and 1(X) and as a result 7 bytes of symbolic language B0 and 1(X) are outputted.

[0132] Similarly hereafter each signal block after the 3rd byte of each above-mentioned symbolic language B10(X) B-2 and 0(X) It is compounded with a signal block to which it corresponds after the 3rd byte of general information data and redundant data respectively and as a result it becomes 7 bytes of symbolic language B02(X)—B0 and 6(X) respectively and is outputted. Therefore from the 2nd step of signal synthesizing machine CP0 B00(X) B01(X)—a total of 49 bytes of symbolic language that consists of B0 and 6(X) are outputted eventually.

[0133] On the other hand a signal cracking unit formed in a multi-carrier transmission device of a receiver As shown in drawing 16 the 1st step comprises signal resolver DCP0 and error correction decoder DEC0 and the 2nd step comprises signal resolver DCP of ** 1st 1 and error correction decoder DEC1 and signal resolver DCP of ** 2nd 2 and error correction decoder DEC2.

[0134] In a multi-carrier transmission device of a receiver it mistakes in the symbolic language B0 and n(X) which were transmitted from transmission equipment of the above-mentioned transmitting side on a transmission line E0 and n(X) are added to them and the following symbolic languages V0 and n(X) are received.

$V_0 n(X) = B_0 n(X) + E_0 n(X)$ n=01 and -- if it does so six in the above-mentioned signal cracking unit signal decomposition and error correction decoding processing will be

performed as follows. That is 7 bytes of receiving word V_0 the symbolic language A_0 which signal decomposition of $0(X)$ is carried out based on a Chinese remainder theorem by the 1st step of signal resolver DCP0 and consists of 1 byte respectively $0_0(X) \dots A_6$ and $0(X)$ are generated first. And this decomposed symbolic language A_0 $0_0(X) \dots A_6$ and the receipt information data A_0 of $0(X)$ $s_{10}(X) \dots A_5$ and $0(X)$ In error correction decoder DEC0 error correction decoding processing is carried out based on 2 bytes of known redundant data A_0 $0_0(X)$ A_6 and $0(X)$. For this reason this error is corrected when 1 byte of A_5 and $0(X)$ is mistaken the above $A_{10}(X) \dots$. That is 1-byte correction is performed to 7 bytes of V_0 and $0(X)$.

[0135] Similarly hereafter also about each of $V_1(X) \dots V_6$ and $6(X)$. After signal decomposition is carried out by the 1st step of signal resolver DCP0 in error correction decoder DEC0 based on 2 bytes of known redundant data error correction decoding processing is carried out and thereby 1 byte of error correction is performed respectively.

[0136] Next the information data A_0 outputted from the 1st above-mentioned step of error correction decoder DEC0 $1_0(X) \dots A_1$ and $6(X)$ Inside of $A_{20}(X) \dots A_{26}(X) \dots A_{50}(X) \dots A_{56}(X)$ $A_{10}(X) \dots A_{16}(X)$ and $A_{50}(X) \dots A_5$ and $6(X)$ are inputted into the 2nd step of the 1st and the 2nd signal resolver DCP1 and DCP2 as $B_{10}(X)$ B_{-2} and $0(X)$ respectively. The above $B_{10}(X)$ B_{-2} and $0(X)$ here respectively $B_{10}(X) = A_{10}(X) + A_{11}(X) X + \dots + A_{16}(X) X^6$ B_{-2} and $0(X) = A_{50}(X) + A_{51}(X) X + \dots + A_{56}(X) X^6$. It is expressed $+ A_{56}(X) X^6$.

[0137] In signal resolver DCP of ** 1st the above B_1 and $0(X)$ are decomposed by remainder arithmetic and A_{10} and $0(X)$ which consist of 1 byte respectively $\dots A_{16}$ and $0(X)$ are generated. And this decomposed symbolic language $A_{100}(X) \dots$ the information data A_1 of A_{16} and $0(X)$ $s_{10}(X) \dots A_{15}$ and $0(X)$ In error correction decoder DEC1 error correction decoding processing is performed based on 2 bytes of known redundant data $A_{100}(X)$ A_{16} and $0(X)$. For this reason this error is corrected when 1 byte of A_{15} and $0(X)$ is mistaken the above $A_{110}(X) \dots$. That is 1-byte correction is performed.

[0138] On the other hand by signal resolver DCP of ** 2nd the above-mentioned B_{-2} and $0(X)$ are decomposed by remainder arithmetic and A_{20} and $0(X)$ which consist of 1 byte respectively $\dots A_{26}$ and $0(X)$ are generated. And this decomposed symbolic language $A_{200}(X) \dots$ the information data A_2 of A_{26} and $0(X)$ $s_{10}(X) \dots A_{25}$ and $0(X)$ In error correction decoder DEC2 error correction decoding processing is performed based on 2 bytes of known redundant data $A_{200}(X)$ A_{26} and $0(X)$. Therefore this error is corrected even when 1 byte of A_{25} and $0(X)$ is mistaken the above $A_{210}(X) \dots$.

[0139] That is as for the 1st and 2nd priority information data constellations a total of two error corrections will be performed by the 1st step of error correction decoder DEC0 and the 2nd step of error correction decoder DEC1 and DEC1 respectively. Therefore if information data with importance high as the above 1st and 2nd priority information data constellation like a dc component of a video signal or a low-frequency component is transmitted Two error corrections can be

performed to information data with such high importance and thereby effective high hierarchization transmission of error correction capability can be performed.

[0140] By the way in this 6th embodiment as stated previously it is considered that the 2nd step of each error correction decoder DEC1 1st [after the error correction was carried out by DEC2] and 2nd reproduction priority information data is known information data respectively. After changing into 7 bytes of in-series signal B10(X) 'B-2 and 0(X)' by signal resolver DCP1 and DCP2 with the known redundant data A100(X) A160(X) A200(X) A26 and 0(X) Feedback is carried out to the 1st step of said error correction decoder DEC0.

[0141] For this feedback a signalling channel switching circuit for making reproduction information data and known redundant data after an error correction bypass and supplying an opposite direction signal resolver DCP1 and DCP2 is established in the 2nd step of each error correction decoder DEC1 and DEC2. To signal resolver DCP1 and DCP2. A signal synthesizing function for carrying out signal synthesizing of reproduction information data and known redundant data after the above-mentioned error correction reverse-supplied from above-mentioned error correction decoder DEC1 and DEC2 changing them into an in-series signal from a parallel signal and carrying out feedback to the 1st step of error correction decoder DEC0 as known information is provided.

[0142] Since it is such composition whenever 1 byte of priority information data is reproduced in the 2nd step of each error correction decoder DEC1 and DEC2 this reproduced priority information data With redundant data bypass error correction decoder DEC1 and DEC2 and it is returned to signal resolver DCP1 and DCP2 After being changed into an in-series signal with the signal synthesizing function which this signal resolver DCP1 and DCP2 furthermore have feedback is carried out the 1st step of error correction decoder DEC0.

[0143] That is feedback of the reproduction priority information data A010(X) A05 and 0(X) is first carried out to error correction decoder DEC0 as a total of 4 bytes of known redundant data with the known redundant data A000(X) A06 and 0(X). And in error correction decoder DEC0 error correction decoding processing of 7 bytes of receiving word V0 and 0(X) is again carried out based on the above-mentioned known redundant data A0 which is 4 bytes 00(X) A010(X) A050(X) A06 and 0(X). Therefore compared with a case where error correction decoding is carried out using 2 bytes of redundant data an error correction of the receiving word V0 and 0(X) will be performed by twice as many error correction capability as this.

[0144] An error correction is again carried out similarly hereafter based on a total of 4 bytes of redundant data which consists of the receiving word V01(X) — 2 bytes of information data that returned from the 2nd step of error correction decoder DEC1 and DEC2 also about V0 and 6(X) respectively and 2 bytes of known redundant data.

[0145] Thus priority information data is divided into the 1st information data group and the 2nd information data group in this embodiment. Since signal synthesizing is carried out to general information data and multi-carrier transmission is carried

out by the 2nd step of signal synthesizing machine CP0 after carrying out signal synthesizing of these priority information data constellations to redundant data by the 1st step of signal synthesizing machine CP1 and CP2 respectively. Even when there is much amount of information of priority information data, this priority information data can be simultaneously transmitted with general information data, and moreover, error correction capability high about each priority information data constellation can be demonstrated.

[0146] After changing into an in-series signal the 2nd step of each error correction decoder DEC1, 1st [which were reproduced by DEC2] and 2nd priority information data constellations in transmission equipment of a receiver, it returns to the 1st step of error correction decoder DEC0 with known redundant data. Since it is made to carry out error correction decoding of the receiving word V0 and the n with 4 bytes of redundant data again in the 1st step of this error correction decoder DEC0, an efficient error correction can be performed.

[0147] The 2nd step of circuit shown in drawing 16 in a 6th embodiment of the above can also be constituted as follows. That is, as shown in drawing 19, signal synthesizing machine CP is provided independently [the signal resolver DCP] and reproduction priority information data outputted from error correction decoder DEC1 and DEC2 is inputted into signal synthesizing machine CP with known redundant data. And feedback of the regenerative data changed into an in-series signal is carried out to the 1st step of error correction decoder DEC0 via the changeover switch SWa by this signal synthesizing machine CP. Also by such composition, an effect equivalent to a circuit in a 6th embodiment can be acquired. Switching control of the above-mentioned changeover switch SWa is performed by switching control signal generated from a timing control circuit which is not illustrated.

[0148] Although a 6th embodiment described above explained priority information data about a case where these are transmitted as the same hierarchy's data by dividing into two, it is also possible to constitute so that priority information data may be divided or more into three and these may be transmitted as the same hierarchy's data.

[0149] (A 7th embodiment) A 7th embodiment of this invention is a modification sequence of a 6th embodiment of the above and shows composition in a case of being expressed with a polynomial in which information data and redundant data have a coefficient on complex number field.

[0150] In a Chinese remainder theorem, the following polynomials are respectively defined to the four zero-order polynomials a_0, a_1, a_2 and a_3 now.

$f_0(X) = X - 1$, $f_1(X) = X - \omega$, $f_2(X) = X - \omega^2$, $f_3(X) = X - \omega^3$ however $\omega = \exp(-j2\pi/4)$

It comes out.

[0151] And $B(X)$ is $B(X) = b_0$ when the above-mentioned polynomial generates synthetic output $B(X)$. It becomes $+b_1 X + b_2 X^2 + b_3 X^3$. however $b_0 =$

$(a_0 + a_1 + a_2 + a_3) / 4$, $b_1 = (a_0 + \omega^{-1}a_1 + \omega^{-2}a_2 + \omega^{-3}a_3) / 4$, $b_2 = (a_0 + \omega^{-2}a_1 + \omega^{-4}a_2 + \omega^{-6}a_3) / 4$, $b_3 = (a_0 + \omega^{-3}a_1 + \omega^{-6}a_2 + \omega^{-9}a_3) / 4$

⁹a3) / 4. If this is expressed in procession [Equation 7]

[0152] It becomes equal to an operation of a next door and inverse discrete Fourier transform (IDFT) of four points.

[0153] On the contrary if remainder arithmetic decomposes the above-mentioned synthetic output $B(X)$ $a_0 = b_0 + b_1 + b_2 + b_3$ $a_1 = b_0 + \omega^{-1}b_1 + \omega^{-2}b_2 + \omega^{-3}b_3$ $a_2 = b_0 + \omega^{-2}b_1 + \omega^{-4}b_2 + \omega^{-6}b_3$ $a_3 = b_0 + \omega^{-3}b_1 + \omega^{-6}b_2 + \omega^{-9}b_3$ is obtained. And it is if this relation is expressed in procession. [Equation 8]

[0154] It becomes equal to the operation of a next door and discrete Fourier transform (DFT) of four points.

[0155] Therefore if function $f_i(X) = X - \omega^i$ and 12 and 3 are defined as mentioned above by the case where input data is a complex number signal the signal synthesizing operation by a Chinese remainder theorem will serve as the inverse discrete Fourier transform processing and the signal decomposition operation by a Chinese remainder theorem will serve as the discrete Fourier transform processing.

[0156] Drawing 17 and drawing 18 show an example of a multi-carrier transmission device of the transmitting side constituted based on the above principle respectively and a receiver. As a signal synthesizing device first formed in a multi-carrier transmission device of the transmitting side is shown in drawing 17 the 1st step comprises inverse discrete Fourier transform machine IDFT of ** 1st1 and inverse discrete Fourier transform machine IDFT of ** 2nd2 and the 2nd step is constituted by one inverse discrete Fourier transform machine IDFT0.

[0157] Among these in the 1st step of inverse discrete Fourier transform machine IDFT of ** 1st1. Inverse discrete Fourier transform is carried out with 6 bytes of the 1st information data A1 with a high priority 10(X) -- A16 and the redundant data A1 whose 0(X) is 2 bytes 00(X) A17 and 0(X) It becomes the symbolic language B1 and 0(X) which consist of 8 bytes of in-series signal and is outputted. In the 1st step of inverse discrete Fourier transform machine IDFT of ** 2nd2. Inverse discrete Fourier transform is carried out with 6 bytes of the 2nd information data A2 with a high priority 10(X) -- A26 and the redundant data A2 whose 0(X) is 2 bytes 00(X) A27 and 0(X) It becomes symbolic-language B-2 and 0(X) which consist of 8 bytes of in-series signal and is outputted.

[0158] And the symbolic language B1 and 0(X) which were outputted from these inverse discrete Fourier transform machine IDFT1 and IDFT2 B-2 and 0(X) are inputted into the 2nd step of inverse discrete Fourier transform machine IDFT0. When these symbolic languages B10(X) B-2 and 0(X) are inputted in the 2nd step of inverse discrete Fourier transform machine IDFT0. Among each above-mentioned symbolic language B10(X) B-2 and 0(X) first the 1st byte of signal block A010(X) A05 and 0(X) Inverse discrete Fourier transform is carried out with

A050(X)4 bytes of general information data A0 inputted separately20(X)--2 bytes of redundant data A00 and 0(X)A07and 0(X)andas a result8 bytes of symbolic language B0 and 0(X) are outputted.

[0159]Nextamong each above-mentioned symbolic language B10(X)B-2and 0(X) the 2nd byte of signal block A011(X)A06and 1(X)Inverse discrete Fourier transform is carried out with A051(X)4 bytes of general information data A0 inputted separately21(X)--2 bytes of redundant data A00 and 1(X)A06and 1(X)andas a result8 bytes of symbolic language B0 and 1(X) are outputted.

[0160]Similarly hereafter each signal block after the 3rd byte of each above-mentioned symbolic language B10(X)B-2and 0(X)It is compounded with a signal block to which it corresponds after the 3rd byte of general information data and redundant datarespectivelyand as a resultit becomes 8 bytes of symbolic language B02(X)--B0and 7(X)respectivelyand is outputted. Thereforefrom the 2nd step of inverse discrete Fourier transform machine IDFT0B00(X)B01(X)--a total of 64 bytes of symbolic language that consists of B0 and 7(X) are outputted eventually.

[0161]On the other handa signal cracking unit formed in a multi-carrier transmission device of a receiverThe 1st discrete Fourier transform device DFT1 and error correction decoder DEC1as shown in drawing 18the 1st step comprises discrete Fourier transform device DFT0 and error correction decoder DEC0and the 2nd stepIt comprises 2nd discrete Fourier transform device DFT2 and error correction decoder DEC2.

[0162]In a multi-carrier transmission device of a receiverit mistakes in the symbolic language B0 and n(X) which were transmitted from transmission equipment of the above-mentioned transmitting side on a transmission lineE0 and n(X) are added to themand the following symbolic languages V0 and n(X) are received.

$V0n(X) = B0n(X) + E0n(X)$ n=01and -- if it does so sevenin the above-mentioned signal cracking unit,signal decomposition and error correction decoding processing will be performed as follows. That is8 bytes of receiving word V0the symbolic language A0 which discrete Fourier of 0(X) is carried out by the 1st step of discrete Fourier transform device DFT0and consists of 1 byte respectively00(X)--A07and 0(X) are generated first. And this decomposed symbolic language A000(X)--the information data A0 of A07and 0(X)s10(X)--A06and 0(X)in error correction decoder DEC0it is based on complex number operation based on 2 bytes of known redundant data A000(X)A07and 0(X) -- error correction decoding processing is carried out. For this reasonthis error is corrected when 1 byte of A06and 0(X) is mistakenthe above A010(X)--. That is1-byte correction is performed to 8 bytes of V0 and 0(X).

[0163]Similarly hereafter also about each of V01(X)--V0and 7(X). After signal decomposition is carried out by the 1st step of discrete Fourier transform device DFT0in error correction decoder DEC0based on 2 bytes of known redundant dataerror correction decoding processing is carried out andthereby1 byte of error correction is performed respectively.

[0164]Nextthe information data A0 outputted from the 1st above-mentioned step

of error correction decoder DEC0 $10(X) \rightarrow A01$ and $7(X)$ Inside of $A020(X) \rightarrow A027(X) \rightarrow A060(X) \rightarrow A067(X)$ $A010(X) \rightarrow A017(X)$ and $A060(X) \rightarrow A06$ and $7(X)$ are inputted into the 2nd step of discrete Fourier transform device DFT1 the 1st and the 2nd and DFT2 as $B10(X)$ $B-2$ and $0(X)$ respectively. In 1st discrete Fourier transform device DFT1 the above $B1$ and $0(X)$ are decomposed by discrete Fourier transform and $A10$ and $0(X)$ which consist of 1 byte respectively $\rightarrow A17$ and $0(X)$ are generated. And this decomposed symbolic language $A100(X) \rightarrow$ the information data $A1$ of $A17$ and $0(X)$ $s10(X) \rightarrow A16$ and $0(X)$ In error correction decoder DEC1 error correction decoding processing is performed based on 2 bytes of known redundant data $A100(X)$ $A17$ and $0(X)$. For this reason this error is corrected when 1 byte of $A16$ and $0(X)$ is mistaken the above $A110(X) \rightarrow$. That is 1-byte correction is performed.

[0165] On the other hand by 2nd discrete Fourier transform device DFT2 above-mentioned $B-2$ and $0(X)$ are decomposed by discrete Fourier transform and $A20$ and $0(X)$ which consist of 1 byte respectively $\rightarrow A27$ and $0(X)$ are generated. And this decomposed symbolic language $A200(X) \rightarrow$ the information data $A2$ of $A27$ and $0(X)$ $s10(X) \rightarrow A26$ and $0(X)$ In error correction decoder DEC2 error correction decoding processing is performed based on 2 bytes of known redundant data $A100(X)$ $A17$ and $0(X)$. Therefore this error is corrected even when 1 byte of $A26$ and $0(X)$ is mistaken the above $A210(X) \rightarrow$.

[0166] That is as for the 1st and 2nd priority information data constellations a total of two error corrections will be performed by the 1st step of error correction decoder DEC0 and the 2nd step of error correction decoder DEC1 and DEC1 respectively. Therefore if information data with importance high as the above 1st and 2nd priority information data constellation like a dc component of a video signal or a low-frequency component is transmitted Two error corrections can be performed to information data with such high importance and thereby effective high hierarchization transmission of error correction capability can be performed.

[0167] By the way the 2nd step of each error correction decoder DEC1 1st [after the error correction was carried out by DEC2 like a 6th embodiment previously described also in this 7th embodiment] and 2nd reproduction priority information data After regarding it as known redundant data respectively and changing into 8 bytes of in-series signal $B10(X)$ ' $B-2$ and $0(X)$ ' by discrete Fourier transform device DFT1 and DFT2 feedback is carried out to the 1st step of said error correction decoder DEC0 with known redundant data of two series.

[0168] For this feedback a signalling channel switching circuit for making reproduction information data and known redundant data after an error correction bypass and supplying an opposite direction discrete Fourier transform device DFT1 and DFT2 is established in the 2nd step of each error correction decoder DEC1 and DEC2. To discrete Fourier transform device DFT1 and DFT2. Reproduction information data and known redundant data after the above-mentioned error correction reverse-supplied from above-mentioned error correction decoder DEC1 and DEC2 After carrying out inverse discrete Fourier transform a signal synthesizing function for changing into an in-series signal from a

parallel signal and carrying out feedback to the 1st step of error correction decoder DEC0 as known information is provided.

[0169] Since it is such composition whenever 1 byte of priority information data is reproduced in the 2nd step of each error correction decoder DEC1 and DEC2 this reproduced priority information data with redundant data bypass error correction decoder DEC1 and DEC2 and it is returned to discrete Fourier transform device DFT1 and DFT2. After inverse discrete Fourier transform is carried out by the inverse discrete Fourier transform function which this discrete Fourier transform device DFT1 and DFT2 furthermore have and being further changed into an in-series signal feedback is carried out the 1st step of error correction decoder DEC0.

[0170] That is feedback of the reproduction priority information data $A_{010}(X)$, A_{06} and $0(X)$ is first carried out to error correction decoder DEC0 as a total of 4 bytes of known redundant data with the known redundant data $A_{000}(X)$, A_{07} and $0(X)$. And in error correction decoder DEC0 error correction decoding processing of 8 bytes of receiving word V_0 and $0(X)$ is again carried out based on the above-mentioned known redundant data A_0 which is 4 bytes $00(X)$, $A_{010}(X)$, $A_{060}(X)$, A_{07} and $0(X)$. Therefore compared with a case where error correction decoding is carried out using 2 bytes of redundant data an error correction of the receiving word V_0 and $0(X)$ will be performed by twice as many error correction capability as this.

[0171] An error correction is again carried out similarly hereafter based on a total of 4 bytes of redundant data which consists of the receiving word $V_{01}(X)$ —2 bytes of information data that returned from the 2nd step of error correction decoder DEC1 and DEC2 also about V_0 and $7(X)$ respectively and 2 bytes of known redundant data.

[0172] Thus in both these embodiments even when information data and redundant data of a transmission object consist of complex number signals hierarchized information data can be transmitted according to high error correction capability by using discrete Fourier transform device DFT as a signal resolver using the inverse discrete Fourier transform machine IDFT as a signal synthesizing machine. Signal synthesizing and signal decomposition treatment can be performed at high speed by using a circuit called FFT in which high speed processing is possible as the inverse discrete Fourier transform machine IDFT and a discrete Fourier transform device DFT.

[0173] After changing into an in-series signal the 2nd step of each error correction decoder DEC1 1st [which were reproduced by DEC2] and 2nd priority information data constellations in transmission equipment of a receiver it returns to the 1st step of error correction decoder DEC0 with known redundant data. Since it is made to carry out error correction decoding of the receiving word V_0 and the n with 4 bytes of redundant data again in the 1st step of this error correction decoder DEC0 an efficient error correction can be performed.

[0174] Art of this embodiment can be applied to OFDM transmission systems which compound and carry out multi-carrier transmission of many modulating signals using inverse discrete Fourier transform as it is. For this reason this embodiment is

very promising when realizing a digital television broadcasting system etc. which adopted an OFDM transmission system.

[0175]The 2nd step of circuit shown in drawing 18 in a 7th embodiment of the above can also be constituted as follows. That is as shown in drawing 20 apart from discrete Fourier transform device DFT the inverse discrete Fourier transform machine IDFT is formed and reproduction priority information data outputted from error correction decoder DEC1 and DEC2 is inputted into the inverse discrete Fourier transform machine IDFT with known redundant data. And feedback of the regenerative data which inverse discrete Fourier transform was carried out with this inverse discrete Fourier transform machine IDFT and was changed into an in-series signal is carried out to the 1st step of error correction decoder DEC0 via the changeover switch SWb. Also by such composition an effect equivalent to a circuit in a 7th embodiment can be acquired. Switchover control of the above-mentioned changeover switch SWb is performed by switching control signal generated from a timing control circuit which is not illustrated.

[0176]This invention is not limited to each above-mentioned embodiment and various modification is possible for it. For example although a block signal of priority information data is inserted in a position in a block signal of general information data defined fixed beforehand and was transmitted in each 2nd thru/or 7th embodiment an insertion point may be changed for every block or two or more blocks of every.

[0177]That is in a bidirectional transmission system which uses the same transmission line like a TDD system one transmission equipment can measure an error rate for every career of a multi-carrier signal transmitted from transmission equipment of another side. Therefore based on this measurement result an insertion point of a transmission block signal of priority information data to a transmission block of general information data is set up and transmitted to a position corresponding to a low career of an error rate. If it does in this way the transmission quality of priority information data can be held more highly.

[0178]Although it is between transmission and reception and its attention was paid to a null signal and a pilot signal as known redundant data for control in said each embodiment when the other signal is used it may be made to perform error correction decoding processing and control of receiving block timing using this known signal. In addition when the existing redundant data for control currently transmitted for a certain purpose exists it may be made to perform error correction decoding processing and control of receiving block timing using this redundant data for control.

[0179]About a number of bytes of priority information data general information data and redundant data and the number of careers it may be set as below. For example $N = 1024$ or more systems can be considered with a digital television broadcasting system and $N = 128$ and 256 and 512 can be considered with a wireless LAN system.

[0180]Although error correction decoding processing was performed in each said 2nd thru/or 7th embodiment using redundant data also to general information data

as opposed to priority information data. For example, in a system which performs multi-carrier transmission using a cable-transmission way which uses an optical fiber etc. as a transmission line. Since transmission line quality is generally good, error correction decoding processing is not performed to general information data, but it may be made to perform error correction decoding processing only to priority information data.

[0181] In addition, about circuitry of each transmission equipment of the transmitting side and a receiver, a kind of transmission line, a kind of information data which it is going to transmit, the number of series, a kind of number of redundant data for control etc. in the range which does not deviate from a gist of this invention, it changes variously and can carry out.

[0182]

[Effect of the Invention] As explained in full detail above, the multi-carrier transmission device of this invention means to receive the transmitting multi-carrier signal transmitted via the transmission line from the sending set and to reproduce a receiving block signal. In [look like / the orthogonal transformation means changed into the signal on a frequency axis from the signal on a time-axis / the above-mentioned receiving block signal], in addition, have an error correction decoding means to be between transmission and reception and to perform an error correction based on the known redundant data for control and] this error correction decoding means. The receiving redundant data for control is reproduced from the receiving block signal on the frequency axis obtained by the above-mentioned orthogonal transformation means, and it is made to perform error correction decoding processing to the receiving block signal on the above-mentioned frequency axis based on this reproduced receiving redundant data for control.

[0183] Therefore, according to the transmission equipment of this invention, even if it did not make the redundant data for error corrections increase, after it could acquire desired error correction capability and this holds transmission efficiency, the multi-carrier transmission device which made quality information transmission possible can be provided.

[0184] In the multi carrier transmission system of this invention. According to a priority, divide into plurality the information data which it is going to transmit, and are between transmission and reception about these data at the transmitting side, and with known control data, by the inverse-orthogonal-transformation means of two or more step composition, change one by one, hierarchize and it transmits. And while carrying out orthogonal transformation of two or more data hierarchized [above-mentioned] by the receiver one by one by the orthogonal transformation means of two or more step composition, it is between transmission and reception and is made to perform error correction decoding for every orthogonal transformation of such using the known redundant data for control.

[0185] Therefore, according to the system of this invention, even if it does not make the number of redundant data for error corrections increase, Different error correction capability according to the kind of information to transmit comes to be

demonstrated and after this holds transmission efficiency the multi carrier transmission system which can transmit specific information to high quality further and its transmission equipment can be provided.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The circuit block figure showing the important section composition of the transmission equipment of the transmitting side concerning a 1st embodiment of this invention.

[Drawing 2] The circuit block figure showing the important section composition of the transmission equipment of the receiver concerning a 1st embodiment of this invention.

[Drawing 3] The figure showing the spectrum of the transmission signal transmitted between the transmission equipment shown in drawing 1 and drawing 2.

[Drawing 4] The circuit block figure showing the important section composition of the transmission equipment of the transmitting side concerning a 2nd embodiment of this invention.

[Drawing 5] The circuit block figure showing the important section composition of the transmission equipment of the receiver concerning a 2nd embodiment of this invention.

[Drawing 6] The figure showing the composition of the hierarchized transmission block signal which is acquired in the transmission equipment shown in drawing 4.

[Drawing 7] The figure showing the spectrum of the transmission signal transmitted between the transmission equipment shown in drawing 4 and drawing 5.

[Drawing 8] The figure for explaining the effect of the system of a 2nd embodiment.

[Drawing 9] The circuit block figure showing the important section composition of the receiver transmission equipment concerning a 3rd embodiment of this invention.

[Drawing 10] The circuit block figure showing the important section composition of the transmitting side transmission equipment concerning a 4th embodiment of this invention.

[Drawing 11] The circuit block figure showing the important section composition of the transmitting side transmission equipment concerning a 5th embodiment of this invention.

[Drawing 12] The circuit block figure showing the important section composition of the receiver transmission equipment concerning a 5th embodiment of this invention.

[Drawing 13] The figure for using it for principle explanation of the signal synthesizing machine concerning a 5th embodiment.

[Drawing 14] The figure for using it for principle explanation of the signal resolver concerning a 5th embodiment.

[Drawing 15] The circuit block figure showing the important section composition of

the transmitting side transmission equipment concerning a 6th embodiment of this invention.

[Drawing 16] The circuit block figure showing the important section composition of the receiver transmission equipment concerning a 6th embodiment of this invention.

[Drawing 17] The circuit block figure showing the important section composition of the transmitting side transmission equipment concerning a 7th embodiment of this invention.

[Drawing 18] The circuit block figure showing the important section composition of the receiver transmission equipment concerning a 7th embodiment of this invention.

[Drawing 19] The important section lineblock diagram showing the modification of the receiver transmission equipment concerning said 6th embodiment.

[Drawing 20] The important section lineblock diagram showing the modification of the receiver transmission equipment concerning said 7th embodiment.

[Description of Notations]

11 -- Error correcting code machine (COD)

12 -- Mapping circuit (MAP)

13414348411412 -- Inverse discrete Fourier transform machine (IDFT)

14424449421422 -- Parallel-serial-conversion machine (P/S)

1545 -- Digital to analog converter (DAC)

1646 -- Frequency converter for transmission

1747 -- Local oscillator for transmission

2151 -- Frequency converter for reception

2252 -- Local oscillator for reception

2353 -- Analog-to-digital conversion machine (ADC)

245457 -- Serial parallel converter (S/P)

255558 -- Discrete Fourier transform device (DFT)

26285659 -- Error correction decoder (DEC)

27 -- Demapping circuit (DMAP)

3161 -- Clock generation machine (CLK)

3262 -- Phase converter (PS)

3363 -- Controller (CONT)

CP0CP1and CP2 -- signal synthesizing machine

DCP0DCP1and DCP2 -- signal resolver

DEC0DEC1and DEC2 -- Error correction decoder

IDFT0IDFT1and IDFT2 -- inverse discrete Fourier transform machine

DFT0DFT1and DFT2 -- Discrete Fourier transform device

【特許請求の範囲】

【請求項1】 複数系列の情報データに送受間で既知の複数系列の制御用冗長データを付加して送信ブロック信号を生成する手段と、この送信ブロック信号を周波数軸上の信号から時間軸上の信号に変換することにより送信マルチキャリア信号を生成する逆直交変換手段と、この逆直交変換手段により生成された送信マルチキャリア信号を伝送路へ送信する手段とを備えた送信装置との間でデータ伝送を行なうマルチキャリア伝送装置において、前記送信装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、前記送信ブロック信号に対応する受信ブロック信号を再生するための受信ブロック信号再生手段と、この受信ブロック信号再生手段により再生された受信ブロック信号を、時間軸上の信号から周波数軸上の信号に変換するための直交変換手段と、この直交変換手段により得られた周波数軸上の受信ブロック信号に対し、前記既知の制御用冗長データを基に誤り訂正復号処理を行なって前記複数系列の情報データを再生するための誤り訂正復号手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項2】 前記誤り訂正復号手段により前記受信ブロック信号から再生される制御用冗長データと、前記既知の制御用冗長データとの差分情報に基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御するブロック同期タイミング抽出手段を備えたことを特徴とする請求項1記載のマルチキャリア伝送装置。

【請求項3】 複数系列の情報データの各々に誤り訂正用冗長データを加えて誤り訂正符号化処理を行なう手段と、この誤り訂正符号化処理により得られた複数系列の誤り訂正符号化データに送受間で既知の複数系列の制御用冗長データを付加して送信ブロック信号を生成する手段と、この送信ブロック信号を周波数軸上の信号から時間軸上の信号に変換することにより送信マルチキャリア信号を生成する逆直交変換手段と、この逆直交変換手段により生成された送信マルチキャリア信号を伝送路へ送信する手段とを備えた送信装置との間でデータ伝送を行なうマルチキャリア伝送装置において、前記送信装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、前記送信ブロック信号に対応する受信ブロック信号を再生するための受信ブロック信号再生手段と、この受信ブロック信号再生手段により再生された受信ブロック信号を、時間軸上の信号から周波数軸上の信号に変換するための直交変換手段と、この直交変換手段により得られた周波数軸上の受信ブロック信号に対し、前記既知の制御用冗長データを基に誤り訂正復号処理を行なうための第1の誤り訂正復号手段と、

この第1の誤り訂正復号手段により誤り訂正復号された受信ブロック信号に対し、前記誤り訂正用冗長データを用いて誤り訂正復号処理を行なって前記複数系列の情報データを再生するための第2の誤り訂正復号手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項4】 前記第1の誤り訂正復号手段により前記周波数軸上の受信ブロック信号から再生された制御用冗長データと、前記既知の制御用冗長データとの差分情報に基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御するブロック同期タイミング抽出手段を備えたことを特徴とする請求項3記載のマルチキャリア伝送装置。

【請求項5】 前記ブロック同期タイミング抽出手段は、複数の受信ブロック信号において検出された複数の差分情報の平均値を求め、この差分情報の平均値に基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御することを特徴とする請求項2または4に記載のマルチキャリア伝送装置。

【請求項6】 前記ブロック同期タイミング抽出手段は、受信マルチキャリア信号中から制御用冗長データを抽出するための帯域通過フィルタと、前記誤り訂正復号手段により受信ブロック信号から再生された制御用冗長データと前記既知の制御用冗長データとの差分情報を求める手段と、前記帯域通過フィルタにより抽出された制御用冗長データと前記差分情報とに基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御することを特徴とする請求項2または4に記載のマルチキャリア伝送装置。

【請求項7】 前記ブロック同期タイミング抽出手段は、受信立上がり時には前記帯域通過フィルタにより抽出された制御用冗長データを基に受信ブロックタイミングを制御し、受信立上がり後の定常時には前記差分情報を基に受信ブロックタイミングを制御することを特徴とする請求項6記載のマルチキャリア伝送装置。

【請求項8】 前記既知の制御用冗長データは、送信ブロック信号中の周波数軸方向に連続する複数の位置に挿入された複数のブロック同期用信号または複数のヌル信号であることを特徴とする請求項1乃至7のいずれかに記載のマルチキャリア伝送装置。

【請求項9】 前記既知の制御用冗長データは、送信ブロック信号中の周波数軸方向の端部領域における連続する複数の位置に挿入された複数のヌル信号または複数のブロック同期用信号であることを特徴とする請求項1乃至7のいずれかに記載のマルチキャリア伝送装置。

【請求項10】 送信側装置から受信側装置へ情報データをマルチキャリア伝送するマルチキャリア伝送システムにおいて、送信側装置は、複数系列の第1の情報データに、送受間で既知の複数系列の第1の制御用冗長データを付加した第1の送信プロ

ック信号を、周波数軸上の信号から時間軸上の信号に変換するための第1の逆直交変換手段と、
この第1の逆直交変換手段から出力された時間軸上の第1の送信ブロック信号を直列信号に変換するための並列直列変換手段と、
この並列直列変換手段により直列信号に変換された第1の送信ブロック信号を含む複数系列の第2の情報データに、送受間で既知の複数系列の第2の制御用冗長データを付加した第2の送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換するための第2の逆直交変換手段と、
この第2の逆直交変換手段により変換された時間軸上の第2の送信ブロック信号に応じた送信マルチキャリア信号を生成して伝送路へ送出するための信号送出手段とを備え、
かつ受信側装置は、
前記送信側装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、前記第2の送信ブロック信号に対応する第2の受信ブロック信号を再生するための受信ブロック信号再生手段と、
この受信ブロック信号再生手段により再生された第2の受信ブロック信号を、時間軸上の信号から周波数軸上の信号に変換するための第2の直交変換手段と、
この第2の直交変換手段により得られた周波数軸上の第2の受信ブロック信号に対し、前記既知の第2の制御用冗長データを基に誤り訂正復号処理を行なって前記第2の情報データを再生するための第2の誤り訂正復号手段と、
この第2の誤り訂正復号手段により再生された第2の情報データのうち前記第1の送信ブロック信号に対応する第1の受信ブロック信号を並列信号に変換するための直列並列変換手段と、
この直列並列変換手段により並列信号に変換された第1の受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換するための第1の直交変換手段と、
この第1の直交変換手段により得られた周波数軸上の第1の受信ブロック信号に対し、前記既知の第1の制御用冗長データを基に誤り訂正復号処理を行なって前記第1の情報データを再生するための第1の誤り訂正復号手段とを備えたことを特徴とするマルチキャリア伝送システム。
【請求項11】 前記送信側装置は、前記第1の逆直交変換手段および並列直列変換手段からなる信号合成回路を複数個備え、これらの信号合成回路からそれぞれ出力された第1の送信ブロック信号を含む複数系列の第2の情報ブロック信号に、送受間で既知の複数系列の第2の制御用冗長データを付加した第2の送信ブロック信号を、第2の逆直交変換手段により周波数軸上の信号から時間軸上の信号に変換したのちマルチキャリア送信し、かつ受信側装置は、前記第1の直交変換手段および第1

の誤り訂正復号手段からなる信号分解回路を前記複数の信号合成回路に対応付けて複数個備え、前記第2の誤り訂正復号手段から出力された複数系列の第2の情報データのうち、前記第1の送信ブロック信号に対応する第1の受信ブロック信号をそれぞれ前記並列直列変換手段により並列信号に変換したのち前記信号分解回路に入力し、これらの信号分解回路でそれぞれ入力された前記第1の受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換したのち前記既知の第1の制御用冗長データを基に誤り訂正復号処理を行なって前記第1の情報データを再生することを特徴とする請求項10記載のマルチキャリア伝送システム。

【請求項12】 前記第2の誤り訂正復号手段により前記周波数軸上の第2の受信ブロック信号から再生された第2の制御用冗長データと前記既知の第2の制御用冗長データとの第2の差分情報を検出するとともに、前記第1の誤り訂正復号手段により前記周波数軸上の第1の受信ブロック信号から再生された第1の制御用冗長データと前記既知の第1の制御用冗長データとの第1の差分情報を検出し、これら第1および第2の差分情報に基づいて前記受信ブロック信号再生手段における受信ブロックタイミングを制御するためのブロック同期タイミング抽出手段を備えたことを特徴とする請求項10記載のマルチキャリア伝送システム。

【請求項13】 前記ブロック同期タイミング抽出手段は、複数の第1の受信ブロック信号から検出された複数の第1の差分情報の平均値を求めるとともに、複数の第2の受信ブロック信号から検出された複数の第2の差分情報の平均値を求め、これらの差分情報の平均値に基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御することを特徴とする請求項12記載のマルチキャリア伝送システム。

【請求項14】 前記ブロック同期タイミング抽出手段は、受信マルチキャリア信号中から第2の制御用冗長データを抽出するための帯域通過フィルタと、この帯域通過フィルタにより抽出された第2の制御用冗長データと前記第1および第2の差分情報とに基づいて、前記受信ブロック信号再生手段における受信ブロックタイミングを制御することを特徴とする請求項12記載のマルチキャリア伝送システム。

【請求項15】 前記第2の情報データにより通常の優先度を持つ一般データを伝送し、前記第1の情報データにより前記一般データよりも優先度の高い特定データを伝送することを特徴とする請求項10または11記載のマルチキャリア伝送システム。

【請求項16】 複数系列の第1の情報データに送受間で既知の複数系列の第1の制御用冗長データを付加してなる第1の送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換するための第1の逆直交変換手段と、

この第1の逆直交変換手段から出力された時間軸上の第1の送信ブロック信号を直列信号に変換するための並列直列変換手段と、

この並列直列変換手段から出力された直列信号を含む複数系列の第2の情報データに、送受間で既知の複数系列の第2の制御用冗長データを付加してなる第2の送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換するための第2の逆直交変換手段と、

この第2の逆直交変換手段により変換された時間軸上の第2の送信ブロック信号に応じた送信マルチキャリア信号を生成して伝送路へ送出するための信号送出手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項17】 請求項16記載の送信側のマルチキャリア伝送装置との間で伝送路を介してマルチキャリア伝送を行なうマルチキャリア伝送装置において、前記送信側のマルチキャリア伝送装置から伝送された送信マルチキャリア信号を受信して、第2の受信ブロック信号を再生するための受信ブロック信号再生手段と、この受信ブロック信号再生手段により再生された第2の受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換するための第2の直交変換手段と、この第2の直交変換手段により得られた周波数軸上の第2の受信ブロック信号に対し、前記第2の制御用冗長データを基に誤り訂正復号処理を行なうための第2の誤り訂正復号手段と、

この第2の誤り訂正復号手段により誤り訂正復号された第2の受信ブロック信号中から第1の受信ブロック信号を抽出して並列信号に変換するための直列並列変換手段と、

この直列並列変換手段により並列信号に変換された第1の受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換するための第1の直交変換手段と、

この第1の直交変換手段により得られた周波数軸上の第1の受信ブロック信号に対し、前記既知の第1の制御用冗長データを基に誤り訂正復号処理を行なって複数系列の第1の情報データを再生するための第1の誤り訂正復号手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項18】 前記第1の誤り訂正復号手段により誤り訂正復号された前記複数系列の第1の情報データを直列信号に変換して、前記既知の第2の制御用冗長データとともに前記第2の誤り訂正復号手段に与えるための帰還手段を備え、

前記第2の誤り訂正復号手段は、前記帰還手段から与えられた第1の情報データの直列信号および既知の第2の制御用冗長データを基に、前記第2の直交変換手段により得られた周波数軸上の第2の受信ブロック信号に対し、再度誤り訂正復号処理を行なうことを特徴とする請求項17記載のマルチキャリア伝送装置。

【請求項19】 送信側装置から受信側装置へ情報デー

タをマルチキャリア伝送するマルチキャリア伝送システムにおいて、

送信側装置は、

複数系列の第1の情報信号ブロックと、送受間で既知の複数系列の第1の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第1の送信合成信号ブロックを出力するための第1の信号合成手段と、

この第1の信号合成手段から出力された第1の送信合成信号ブロックを含む複数系列の第2の情報信号ブロックと、送受間で既知の複数系列の第2の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第2の送信合成信号ブロックを出力するための第2の信号合成手段と、

この第2の信号合成手段から出力された第2の送信合成信号ブロックに応じた送信マルチキャリア信号を生成して伝送路へ送出するための信号送出手段とを備え、

かつ受信側装置は、

前記送信側装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、前記第2の送信合成信号ブロックに対応する第2の受信合成信号ブロックを再生するための信号ブロック受信再生手段と、

この信号ブロック受信再生手段により再生された第2の受信合成信号ブロックを、中国人剰余定理の信号分解手法に基づき複数系列の第2の信号ブロックに分解して出力するための第2の信号分解手段と、

この第2の信号分解手段から出力された複数系列の第2の信号ブロックに対し、前記既知の第2の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第2の情報信号ブロックを出力するための第2の誤り訂正復号手段と、

この第2の誤り訂正復号手段から出力された複数系列の第2の情報信号ブロックのうち、前記第1の送信合成信号ブロックに対応する第1の受信合成信号ブロックを、中国人剰余定理の信号分解手法に基づき複数系列の第1の信号ブロックに分解して出力するための第1の信号分解手段と、

この第1の信号分解手段から出力された複数系列の第1の信号ブロックに対し、前記既知の第1の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第1の情報信号ブロックを出力するための第1の誤り訂正復号手段とを備えたことを特徴とするマルチキャリア伝送システム。

【請求項20】 前記送信側装置は、前記第1の信号合成手段を複数個備え、これらの第1の信号合成手段から出力された複数の第1の送信合成信号ブロックを含む複数系列の第2の情報信号ブロックと、送受間で既知の複数系列の第2の冗長信号ブロックとを、第2の信号合成手段により中国人剰余定理の信号合成手法に基づき合成して1系列の第2の送信合成信号ブロックを出力し、

かつ受信側装置は、前記第1の信号分解手段および前記第1の誤り訂正復号手段を、前記複数の第1の信号合成手段に対応付けて複数個備え、前記第2の誤り訂正復号手段から出力された複数系列の第2の情報信号ブロックのうち、前記複数の第1の送信合成信号ブロックに対応する第1の受信合成信号ブロックを、それぞれ前記複数の第1の信号分解手段において中国人剰余定理の信号分解手法に基づき複数系列の第1の信号ブロックに分解し、これらの第1の信号ブロック群に対し、前記複数の第1の誤り訂正復号手段においてそれぞれ前記既知の第1の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第1の情報信号ブロックを出力することを特徴とする請求項19記載のマルチキャリア伝送システム。

【請求項21】 複数系列の第1の情報信号ブロックと、送受間で既知の複数系列の第1の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第1の送信合成信号ブロックを出力するための第1の信号合成手段と、この第1の信号合成手段から出力された第1の送信合成信号ブロックを含む複数系列の第2の情報信号ブロックと、送受間で既知の複数系列の第2の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第2の送信合成信号ブロックを出力するための第2の信号合成手段と、この第2の信号合成手段から出力された第2の送信合成信号ブロックに応じた送信マルチキャリア信号を生成して伝送路へ送出するための信号送出手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項22】 請求項21記載の送信側のマルチキャリア伝送装置との間で伝送路を介してマルチキャリア伝送を行なうマルチキャリア伝送装置において、前記送信側のマルチキャリア装置から伝送された送信マルチキャリア信号を受信して、第2の受信合成信号ブロックを再生するための信号ブロック受信再生手段と、この信号ブロック受信再生手段により再生された第2の受信合成信号ブロックを、中国人剰余定理の信号分解手法に基づき複数系列の第2の信号ブロックに分解して出力するための第2の信号分解手段と、この第2の信号分解手段から出力された複数系列の第2の信号ブロックに対し、既知の第2の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第2の情報信号ブロックを出力するための第2の誤り訂正復号手段と、この第2の誤り訂正復号手段から出力された複数系列の第2の情報信号ブロックのうち、所定の系列の第2の情報信号ブロックを中国人剰余定理の信号分解手法に基づき複数系列の第1の信号ブロックに分解して出力するための第1の信号分解手段と、この第1の信号分解手段から出力された複数系列の第1

の信号ブロックに対し、既知の第1の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第1の情報信号ブロックを出力するための第1の誤り訂正復号手段とを具備したことを特徴とするマルチキャリア伝送装置。

【請求項23】 前記第1の誤り訂正復号手段により誤り訂正復号された前記複数系列の第1の情報信号ブロックを直列信号に変換して、前記既知の第2の冗長信号ブロックとともに前記第2の誤り訂正復号手段に与えるための帰還手段を備え、

前記第2の誤り訂正復号手段は、前記帰還手段から与えられた第1の情報信号ブロックの直列信号および既知の第2の冗長信号ブロックを基に、前記第2の信号分解手段から出力された第2の信号ブロックに対し、再度誤り訂正復号処理を行なうことを特徴とする請求項22記載のマルチキャリア伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばデジタルオーディオ放送やデジタルテレビジョン放送、無線LANの情報伝送を行なうためのマルチキャリア伝送システムとその伝送装置に関する。

【0002】

【従来の技術】近年、デジタルテレビジョン放送システムに使用するデジタル伝送方式としてマルチキャリア伝送方式が注目されている。マルチキャリア伝送方式は、伝送データを一定のデータ数ごとに区切ってブロック信号とし、このブロック信号ごとにそのデータを互いに直交する多数の搬送波（キャリア）で伝送する方式である。この方式は、1キャリア当たりのデータ伝送速度を遅くすることができるのでゴーストに強く、また伝送歪の影響を軽減できることから波形等化処理を簡略化できるなどの特徴を有する。

【0003】マルチキャリア伝送方式の基本技術は、例えばBingham, J. A. C., 「Multicarrier Modulation for Data Transmission: An Idea Whose Time Has Come」, IEEE Commu. Mag., vol. 28, no. 5, pp. 5-14, May 1990. に記されている。

【0004】ところで、マルチキャリア伝送方式を採用してデジタル無線伝送を行なう場合には、無線伝送路の品質劣化に対する対策が必要である。この対策の一例として従来では、送信側において送信ブロック信号を生成する際に複数の情報データに複数の誤り訂正用冗長データを付加することにより情報データを誤り訂正符号化し、一方受信側においては受信したブロック信号から情報データを再生する際に誤り訂正復号処理を行なうようにしている。

【0005】このようにすることで、受信ブロック信号のデータに伝送誤りが発生しても、この伝送誤りの発生数がシステムが有する誤り訂正能力の範囲内であれば、

伝送誤りを訂正して伝送データを正確に再生することが可能である。

【0006】しかし、伝送路品質の著しい劣化や伝送データの重要度の増加に対処するために誤り訂正能力をさらに高めるには、誤り訂正用の冗長データを増加させる必要がある。しかしながら、誤り訂正用の冗長データを増加させるためには、ブロックのデータ数を増やすかあるいは情報データ数を減らしてその分を誤り訂正用の冗長データに割り当てるしかない。1ブロックのデータ数を増やすことはマルチキャリアの伝送帯域幅が規定されていることから実現が難しく、一方情報データ数を減らすことは伝送効率の低下を招来し好ましくない。

【0007】

【発明が解決しようとする課題】以上のように従来のマルチキャリア伝送システムでは、誤り訂正能力を高める場合に誤り訂正用の冗長データを増やすようにしている。しかし、誤り訂正用冗長データを増やすと情報データの伝送効率の低下を招く。

【0008】この発明は上記事情に着目してなされたもので、その第1の目的は、誤り訂正用の冗長データを増やすことなく所望の誤り訂正能力が得られるようにし、これにより伝送効率を保持した上で高品質の情報伝送を可能としたマルチキャリア伝送装置を提供することである。

【0009】またこの発明の第2の目的は、誤り訂正用の冗長データ数を増やすことなく、伝送情報の重要度などに応じて異なる誤り訂正能力が発揮されるようにし、これにより伝送効率を保持した上で特定の情報をより一層高品質に伝送することができるマルチキャリア伝送システムとその伝送装置を提供することである。

【0010】

【課題を解決するための手段】第1の目的を達成するためにこの発明は、複数系列の情報データに送受間で既知の複数系列の制御用冗長データを付加して送信ブロック信号を生成し、この送信ブロック信号を周波数軸上の信号から時間軸上の信号に変換することにより送信マルチキャリア信号を生成して伝送路へ送信する送信装置との間でデータ伝送を行なうマルチキャリア伝送装置において、上記送信装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、受信ブロック信号を再生するための受信ブロック信号再生手段と、この受信ブロック信号再生手段により再生された受信ブロック信号を、時間軸上の信号から周波数軸上の信号に変換するための直交変換手段と、上記制御用冗長データを基に誤り訂正を行なう誤り訂正復号手段を備えている。そして、この誤り訂正復号手段において、上記直交変換手段で得られた周波数軸上の受信ブロック信号から制御用受信冗長データを再生し、この再生された制御用受信冗長データを基に上記周波数軸上の受信ブロック信号に対する誤り訂正復号処理を行なうようにしたものである。

【0011】すなわち、一般にマルチキャリア伝送システムでは、送信装置から受信装置へ任意の周波数を使用してブロック同期用のパイロット信号を伝送している。また伝送帯域の端部においては他のシステムへの干渉を防止するために、情報データを伝送せずにヌル信号を伝送するようにしている。この発明のマルチキャリア伝送装置は、これらのパイロット信号やヌル信号のような送受間で既知の制御用冗長データを利用して、受信ブロック信号中の情報データの誤り訂正復号処理を行なう。

【0012】したがって、この発明の伝送装置によれば、既存の制御用冗長データを利用して誤り訂正復号処理を行なうことが可能となり、これにより誤り訂正用の冗長データを新たに追加して伝送することなくつまり伝送効率を低下させることなく、誤り訂正能力を高めることが可能となる。

【0013】また、この発明のマルチキャリア伝送装置は、誤り訂正復号手段により再生された制御用受信冗長データと、この制御用受信冗長データに対応する既知の制御用送信冗長データとの差分情報を基にブロック同期タイミングを抽出し、この抽出したブロック同期タイミングにしたがって受信ブロック信号の再生を行なうようにしている。

【0014】すなわち、この発明のマルチキャリア伝送装置によれば、誤り訂正復号処理の際に検出される制御用受信冗長データの誤りの状態からブロック同期が確立されているか否かを判定することが可能となり、この判定結果を基にブロック同期タイミングを抽出することが可能となる。したがって、例えば帯域通過フィルタを使用して受信マルチキャリア信号からブロック同期用のパイロット信号を抽出してブロック同期を確立する従来の場合に比べて、帯域通過フィルタを不要にすることが可能となり、これにより装置構成の簡単小形化が実現できる。

【0015】また、上記差分情報の平均値を求め、この平均値に基づいてブロック同期タイミングを抽出すると、複数系列の受信ブロック信号にわたって差分情報つまり抽出タイミングが平均化されることになり、これにより一時的な伝送誤りの影響を除去してタイミング抽出の精度を高めることが可能となる。

【0016】さらに、再生した制御用受信冗長データとこの制御用受信冗長データに対応する既知の制御用送信冗長データとの差分情報と、帯域通過フィルタにより抽出したブロック同期用パイロット信号とを選択的に使用して受信ブロックタイミングを抽出することにより、例えば受信立上がり時には帯域通過フィルタにより抽出したブロック同期用パイロット信号を基に比較的高速に同期を確立することができ、一方定常時には差分情報を使用して安定な同期保持動作を行なうことが可能となる。

【0017】一方、この発明のマルチキャリア伝送システムは、送信側装置において、まず複数系列の第1の情

報データに送受間で既知の複数系列の第1の制御用送信冗長データを付加して構成した第1の送信ブロック信号を、第1の逆直交変換手段で周波数軸上の信号から時間軸上の信号に変換し、この時間軸上の第1の送信ブロック信号を並列直列変換したのち複数系列の第2の情報データ系列に加える。そして、この複数系列の第2の情報データ系列に送受間で既知の複数系列の第2の制御用送信冗長データを付加して第2の送信ブロック信号を生成し、この第2の送信ブロック信号を第2の逆直交変換手段で周波数軸上の信号から時間軸上の信号に変換して送信マルチキャリア信号を生成して伝送路へ送出する。

【0018】これに対し受信側装置においては、送信側装置から伝送路を介して伝送された送信マルチキャリア信号を受信して第2の受信ブロック信号を再生し、この再生された第2の受信ブロック信号を第2の直交変換手段により時間軸上の信号から周波数軸上の信号に変換して、この周波数軸上の第2の受信ブロック信号から複数系列の第2の制御用受信冗長データを再生し、この再生された第2の制御用受信冗長データを基に第2の誤り訂正復号手段により周波数軸上の第2の受信ブロック信号に対する誤り訂正復号処理を行なう。そして、この誤り訂正復号されたのちの第2の受信ブロック信号中から、上記第1の送信ブロック信号に対応する第1の受信ブロック信号を抽出してこれを並列信号に変換し、この並列信号に変換された第1の受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換して、この第1の直交変換手段により得られた周波数軸上の第1の受信ブロック信号から第1の制御用受信冗長データを再生し、この再生された第1の制御用受信冗長データを基に上記周波数軸上の第1の受信ブロック信号に対する誤り訂正復号処理を行なうようにしている。

【0019】すなわち、送信側装置において、まず第1の情報データが第1の制御用冗長データとともに逆直交変換されたのち直列信号に変換され、続いてこの直列信号を含めた第2の情報データが第2の制御用冗長データとともに逆直交変換されて送信される。一方受信側装置においては、上記第2の情報データが直交変換されたのち既知の第2の制御用冗長データを基に誤り訂正復号され、さらにこの誤り訂正復号後の第2の情報データから第1の情報データが抽出されて直交変換されたのち既知の第1の制御用冗長データを基に誤り訂正復号される。

【0020】つまり、第1の情報データは送信側で二段階の逆直交変換を施されたのち送信され、かつ受信側で二段階の直交変換および誤り訂正復号処理を受けて再生されることになる。

【0021】したがって、例えば映像データを伝送する場合に、直流成分に相当するデータや映像の動きを表わす制御データのように重要度の高いデータを第1の情報データとして伝送し、高周波成分に相当するデータなど

のような一般のデータを第2の情報データとして伝送するようにすれば、伝送路品質が劣化した状態においても、少なくとも重要度の高い直流成分に相当するデータや映像の動きを表わす制御データを再生することが可能となり、これにより映像が全く再生できなくなる不具合を防止することができる。

【0022】また、上記のように第1の情報データを送信側で二段階の逆直交変換を施して送信し、かつ受信側で二段階の直交変換および誤り訂正復号処理を行なって再生するマルチキャリア伝送システムで使用される受信側のマルチキャリア伝送装置は、第1の誤り訂正復号手段により誤り訂正復号された複数系列の第1の情報データを直列信号に変換して既知の第2の制御用冗長データとともに第2の誤り訂正復号手段に与える帰還手段を備え、この帰還手段から与えられる第1の情報データの直列信号および既知の第2の制御用冗長データを基に、上記第2の直交変換手段により得られた周波数軸上の第2の受信ブロック信号に対し、再度誤り訂正復号処理を行なうことを特徴としている。

【0023】この装置によれば、第1の誤り訂正復号手段により誤り訂正された第1の情報データが、既知の情報データとして第2の誤り訂正復号手段にフィードバックされ、この第2の誤り訂正復号手段において上記誤り訂正後の第1の情報データをもとに再度誤り訂正復号処理が行なわれることになる。このため、第2の誤り訂正復号手段において、その1回目の誤り訂正処理により誤りが訂正し切れなかったとしても、上記第1の誤り訂正復号手段からフィードバックされた正しい情報による再度の誤り訂正復号処理により、上記訂正し切れなかった誤りを訂正することが可能となる。したがって、誤り訂正能力をさらに高めることができる。

【0024】さらに本発明は、送信側装置において、先ず複数系列の第1の情報信号ブロックと送受間で既知の複数系列の第1の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第1の送信合成信号ブロックを出力する。そして、この第1の送信合成信号ブロックを含む複数系列の第2の情報信号ブロックと送受間で既知の複数系列の第2の冗長信号ブロックとを中国人剰余定理の信号合成手法に基づき合成して1系列の第2の送信合成信号ブロックを出力し、この第2の送信合成信号ブロックに応じた送信マルチキャリア信号を生成して伝送路へ送出する。

【0025】また、受信側装置において、前記送信側装置から伝送路を介して伝送された送信マルチキャリア信号を受信して、前記第2の送信合成信号ブロックに対応する第2の受信合成信号ブロックを再生し、この再生された第2の受信合成信号ブロックを中国人剰余定理の信号分解手法に基づき複数系列の第2の信号ブロックに分解し、この複数系列の第2の信号ブロックに対し前記既知の第2の冗長信号ブロックを基に誤り訂正復号処理を

行なって複数系列の第2の情報信号ブロックを出力する。そして、この複数系列の第2の情報信号ブロックのうち前記第1の送信合成信号ブロックに対応する第1の受信合成信号ブロックを、中国人剰余定理の信号分解手法に基づき複数系列の第1の信号ブロックに分解し、この複数系列の第1の信号ブロックに対し前記既知の第1の冗長信号ブロックを基に誤り訂正復号処理を行なって複数系列の第1の情報信号ブロックを再生するようにしたことを特徴とする。

【0026】したがってこの発明によれば、情報信号ブロックおよび冗長信号ブロックが、複素数体上の係数を持つ多項式ではなく有限体上の係数を持つ多項式で表わされる場合でも、中国人剰余定理による信号合成演算処理および信号分解演算処理を行なうことにより、同様の誤り訂正効果を得ることができる。

【0027】

【発明の実施の形態】

（第1の実施の形態）この実施の形態は、他のシステムに対し干渉を与えないようにするために、送信側の伝送装置が自システムの伝送帯域の両端部分でヌル信号を送信するようにしている場合に、受信側の伝送装置において、フーリエ変換後に上記既知のヌル信号を利用して受信ブロック信号の誤り訂正復号処理を行なうようにしたものである。

【0028】以下、この実施の形態を図面を参照して説明する。なお、ここではマルチキャリア数 $N=8$ とするとともに、送受間で既知の制御用冗長データとして $2T=4$ 個のヌル信号を伝送帯域の両端部分に2個ずつ挿入し、さらに変調方式としてQPSK方式を採用するものとして説明を行なう。

【0029】まず送信側の伝送装置は次のように構成される。図1はその要部構成を示す回路ブロック図である。同図において、4個の2値の情報データ $a_0 \sim a_3$ は誤り訂正符号器(COD)11に入力される。誤り訂正符号器11は、(7, 3)ハミング符号を基にした(8, 4)ハミング符号を用いて誤り訂正符号化処理を行なうもので、上記情報データ $a_0 \sim a_3$ を4個の誤り訂正用冗長データ $a_4 \sim a_7$ と誤り訂正符号化演算し、これにより得られた8個の符号化データ $c_0 \sim c_7$ をマッピング回路(MAP)12へ出力する。マッピング回路12は、上記符号化データ $c_0 \sim c_7$ を複素平面上のQPSKの位相位置にマッピングし、このマッピングにより得られた4個のQPSK変調信号 X_k ($k=2, 3, 4, 5$)を逆離散フーリエ変換器(IDFT)13に供給する。

【0030】逆離散フーリエ変換器13は、上記4個の送信情報信号 X_k ($k=2, 3, 4, 5$)と、図示しない冗長信号発生器から発生された4個のヌル信号 X_0, X_1, X_6, X_7 とからなる送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換する。すなわち、

【数1】

$$x_i = (1/8) \sum_{k=0}^7 \omega^{-ik} X_k \quad (i=0, 1, \dots, 7)$$

【0031】で表わされる信号系列 x_i ($i=0, 1, \dots, 7$)を生成する。但し、 $\omega = \exp(-j2\pi/8)$ である。

【0032】したがって、逆離散フーリエ変換器13では、情報信号およびヌル信号からなる8個の信号によりそれぞれ変調された8個のベースバンド周波数信号が生成される。

【0033】この8個のベースバンド周波数信号は、並列直列変換器(P/S)14で並列信号から直列信号に変換されたのち、ディジタル/アナログ変換器(DAC)15でアナログ信号に変換される。そして、周波数変換器16において、局部発振器(LO)17から発生された送信局部発振信号とミキシングされて所定の無線周波数を有するマルチキャリア信号にアップコンバートされたのち、図示しないアンテナから無線伝送路へ送信される。図3にこの無線伝送路により伝送される伝送信号のスペクトラムを示す。

【0034】一方、受信側の伝送装置は次のように構成される。図2はその要部構成を示す回路ブロック図である。同図において、無線伝送路を介して到来したマルチキャリア信号は、図示しないアンテナで受信されたのち周波数変換器21にて局部発振器(LO)22から発生された受信局部発振信号とミキシングされてベースバンド信号にダウンコンバートされる。この受信ベースバンド信号は、アナログ/ディジタル変換器(ADC)23でディジタル信号に変換される。この受信ベースバンド信号は、無線伝送路上で発生した干渉や雑音などの影響による誤り e_i ($i=0, 1, \dots, 7$)を含んだもので、 $v_0 + v_1 z^{-1} + \dots + v_7 z^{-7}$

と表わされる。但し、 $v_i = x_i + e_i$ ($i=0, 1, \dots, 7$)である。

【0035】この受信ベースバンド信号は、直列並列変換器(S/P)24により8個の並列信号に変換され、 v_i ($i=0, 1, \dots, 7$)を一つの信号ブロックとして N 点つまり8点の離散フーリエ変換器(DFT)25に入力される。離散フーリエ変換器25は、上記8個の受信ブロック信号を時間軸上から周波数軸上に変換する。すなわち、

【数2】

$$V_k = \sum_{i=0}^7 \omega^k v_i \quad (k=0, 1, \dots, 7)$$

【0036】で表わされる信号系列 V_k ($k=0, 1, \dots, 7$)を生成する。但し、 $\omega = \exp(-j2\pi/8)$ である。

【0037】この受信ブロック信号 V_k ($k=0,1,\dots,7$)は、上記誤りを訂正するために誤り訂正復号器(D E C 0) 26に入力される。誤り訂正復号器26は、受信ブロック信号 V_k ($k=0,1,\dots,7$)に含まれるヌル信号 V_0, V_1, V_6, V_7 が既知であることを利用して、伝送誤りを含む上記受信ブロック信号 V_k ($k=0,1,\dots,7$)から原情報データ X_2, X_3, X_4, X_5 を推定する。

【0038】この受信情報データ X_2, X_3, X_4, X_5 の推定は、離散フーリエ変換の構造を利用したスペクトラム推定手法により次のように行なわれる。スペクトラム推定手法の原理は、例えばR. E. Blahut, 「Algebraic Methods for Signal Processing and Communications Coding」, Springer-Verlag, 1992. に述べられており、本実施の形態ではこの手法を応用する。

【0039】すなわち、周波数領域では、 E_k を e_i のフーリエ変換とすると、

$$V_k = X_k + E_k \quad (k=0,1,\dots,7)$$

の関係が成立する。ここで、 X_0, X_1, X_6, X_7 は、送信側と受信側との間で既知のヌル信号の変調信号であるから、

$$E_k = V_k - X_k \quad (k=0,1,6,7)$$

を知ることができる。

【0040】ここで、無線伝送路において加わった誤りが2個以下であるとする。このときの誤った位置、つまり $e(i) \neq 0$ のときの i を、 i_1, i_2 とし、誤り位置多項式 $\Lambda(x)$ を、

$$\begin{aligned} \Lambda(x) &= (1 - x^{\omega i_1})(1 - x^{\omega i_2}) \\ &= \Lambda_0 + \Lambda_1 x + \Lambda_2 x^2 \end{aligned}$$

のように定義する。但し、 $\Lambda_0 = 1$ である。

【0041】このとき、 $\Lambda(x)$ の係数ベクトル($\Lambda_0, \Lambda_1, \Lambda_2$)の逆離散フーリエ変換は、

【数3】

$$\begin{aligned} \lambda_i &= (1/8) \sum_{k=0}^7 \Lambda_k \omega^{-ik} \quad (i=0,1,\dots,7) \\ &= (1/8) \Lambda(\omega^{-i}) \end{aligned}$$

【0042】となる。

【0043】すなわち、 $e_i \neq 0$ のときの $i = ih$ ($h=1,2,\dots,t, t \leq 2$)に対して、 $\lambda_i = 0$ となる。したがって、全ての i に対して、 $\lambda_i e_i = 0$ ($i=0,1,\dots,7$)となる。これをフーリエ変換で表すと、

【数4】

$$\sum_{k=0}^7 \Lambda_k E_{<i-k>8} = 0 \quad (i=0,1,\dots,7)$$

【0044】となり、 $\Lambda_0 = 1$ であるから、

【数5】

$$E_i = - \sum_{k=1}^t \Lambda_k E_{<i-k>8} \quad (i=0,1,\dots,7)$$

【0045】と書き表される。但し、 $<i-k>8$ は、 $i-k$ を8で割った剰余、つまり巡回符号を表わす。

【0046】すなわち、既知の E_k ($k=0,1,6,7$)を基に、 $\Lambda_0, \Lambda_1, \Lambda_2$ が定まる。そして、これを基に残りの E_k ($k=2,3,4,5$)を求めることができる。つまり、2個の誤り e_i に対して E_k ($k=2,3,4,5$)を求めることができ、

$$X_k = V_k - E_k \quad (k=0,1,\dots,7)$$

から、正しい送信変調信号 X_k ($k=0,1,\dots,7$)を再生できる。

【0047】なお、以上のように誤り訂正復号器26により再生された送信変調信号 X_k ($k=0,1,\dots,7$)のうち、情報データ $X_2 \sim X_5$ はデマッピング回路(DMA P) 27に入力され、ここで複素平面上の位相位置の情報つまりQPSK変調信号から8個の2値データ $b_0 \sim b_7$ に復調される。そして、この2値データ $b_0 \sim b_7$ は、誤り訂正復号器(D E C 1)に入力され、ここで既知の誤り訂正冗長データ $a_4 \sim a_7$ を用いて誤り訂正復号演算が行なわれ、これにより原情報データ $a_0 \sim a_3$ が再生される。

【0048】すなわち、上記第1段目の誤り訂正復号器26により訂正できなかった誤りは、その誤り数が(8, 4)ハミング符号が持つ誤り訂正能力の範囲内ならば、第2段目の誤り訂正復号器28において訂正されることになる。

【0049】一方、この実施の形態に係わるシステムでは、送信側の伝送装置で逆離散フーリエ変換処理を行ない、受信側の伝送装置で離散フーリエ変換処理を行なっている。逆離散フーリエ変換処理と離散フーリエ変換処理はブロック処理であり、受信側で正しいブロックタイミングで離散フーリエ変換処理を行わないと、伝送信号を再生することができない。

【0050】そこで、この実施の形態に係わる受信側の伝送装置では次のように受信ブロックタイミングを抽出している。すなわち、受信側の伝送装置においてヌル信号 X_k ($k=0,1,6,7$)を再生する場合、伝送誤りが $e_i = 0$ ($i=0,1,\dots,7$)とすると、正しいタイミングで信号を受信しているときには $E_k = 0$ ($k=0,1,6,7$)となり、離散フーリエ変換後のヌル信号 V_k ($k=0,1,6,7$)は既知の制御信号 X_k ($k=0,1,6,7$)と等しくなる。

【0051】そこで、離散フーリエ変換後のヌル信号 V_k ($k=0,1,6,7$)を観測して、既知のヌル信号 X_k ($k=0,1,6,7$)との差分 E_k ($k=0,1,6,7$)が0か否かを監視することにより、受信ブロックタイミングが正しいか否かを判定できる。例えば、8個の信号で1ブロックが構成されるから、8種類のタイミングで信号を再生して各々の差分 E_k ($k=0,1,6,7$)を観測し、最も0に近い場合を正しい受信ブロックタイミングとして選択する。

【0052】すなわち、図2に示すごとく制御器(CONT)33において各差分 E_k ($k=0,1,6,7$)を監視し、その監視結果に応じて上記各差分 E_k ($k=0,1,6,7$)が0に近付く方向に移相器(PS)32の移相量を制御する。そして、これによりクロック発生器(CLK)31から発生されたサンプリングクロックの位相を可変制御し、アナログ/ディジタル変換器23に与えている。なお、移相器32は例えば多タップの遅延器などにより構成される。

【0053】ただし、受信信号に伝送誤り e_i ($i=0,1,\dots,7$)が存在する場合には、正しいブロックタイミングで受信していても、差分 E_k ($k=0,1,6,7$)は0にならない。そこで、複数の連続する受信ブロックにおいてそれぞれ差分 E_k ($k=0,1,6,7$)を検出してその平均値を求める。そして、この平均値を基にその値が最小となる方向にサンプリングクロックの位相を可変制御する。このようにすることで、伝送誤りが存在する時の受信ブロックタイミングの抽出精度を高めることができる。

【0054】以上のようにこの実施の形態では、受信側の伝送装置において、送信側の伝送装置からマルチキャリア伝送された受信ベースバンド信号をブロックごとに並列信号 v_i ($i=0,1,\dots,7$)に変換して離散フーリエ変換器25に入力し、この離散フーリエ変換器25で周波数軸上の信号 V_k ($k=0,1,\dots,7$)に変換したのち誤り訂正復号器26に入力する。そして、この誤り訂正復号器26において、4個のヌル信号 X_0, X_1, X_6, X_7 が送受間で既知であることを利用して、上記受信ブロック信号 V_k ($k=0,1,\dots,7$)から受信情報データ X_2, X_3, X_4, X_5 を推定するようにしている。

【0055】したがって、上記無線伝送路上で干渉や雑音等の影響により伝送信号に誤りが生じて、その誤り数が1ブロック当たり2個以内ならば、4個の既知のヌル信号 X_0, X_1, X_6, X_7 を用いて誤りを訂正して正しい受信情報データ X_2, X_3, X_4, X_5 を再生することができる。

【0056】またこの実施の形態では、上記ヌル信号を用いた誤り訂正処理の後に、さらに誤り訂正復号器28により誤り訂正用冗長データ $a_4 \sim a_7$ を用いた誤り訂正復号処理を行なっている。このため、上記ヌル信号を利用した誤り訂正によって訂正できなかった誤りを、上記誤り訂正用冗長データ $a_4 \sim a_7$ を用いた誤り訂正復号処理によって訂正することが可能となり、これにより装置の誤り訂正能力を高めることができる。すなわち、新たに誤り訂正用冗長データを追加せずにつまり伝送効率を低下させずに誤り訂正能力を高めることができる。

【0057】また、ヌル信号は巡回符号からなるブロック信号中の連続する位置(6,7,0,1)に挿入されているので、ヌル信号を用いた誤り訂正復号演算処理を比較的簡単に行なうことができる。

【0058】さらにこの実施の形態では、誤り訂正復号器26において正しい受信情報データを推定する過程で得られる情報を利用して、受信ブロックタイミングを抽出するようにしている。すなわち、受信したヌル信号 V_k ($k=0,1,6,7$)と既知のヌル信号 X_k ($k=0,1,6,7$)との差分 E_k ($k=0,1,6,7$)を検出し、この差分を0に近付けるべく制御器33および移相器32によってA/D変換用のサンプリングクロックの位相を可変制御している。

【0059】したがって、干渉防止用のヌル信号を利用してブロック同期を確立することができ、その結果送信側の伝送装置からブロック同期用のパイロット信号を送信する必要がなくなる。このため、上記パイロット信号の挿入位置を情報データの伝送のために使用することが可能となり、これにより情報データの伝送効率を高めることができる。また受信側の伝送装置においては、上記パイロット信号を抽出する帯域通過フィルタやタイミング抽出を行なうPLL回路などが不要となるので、その分回路構成を簡単小形化することができる。

【0060】さらにこの実施の形態では、複数の受信ブロックにわたって、受信したヌル信号 V_k ($k=0,1,6,7$)と既知のヌル信号 X_k ($k=0,1,6,7$)との差分 E_k ($k=0,1,6,7$)をそれぞれ検出してその平均値を求め、この平均値を0に近付けるべくサンプリングクロックの位相を可変制御するようにしているので、伝送誤りが存在する時の受信ブロックタイミングの抽出精度を高めることができる。

【0061】(第2の実施の形態)この発明の第2の実施の形態は、伝送しようとする情報データを重要度の高い優先データとその他の一般データとからなる2階層に分け、送信側でこれらの優先データおよび一般データを送受間で既知の制御用冗長データとともに2段構成の逆離散フーリエ変換により階層化して送信し、かつ受信側で上記階層化された優先データおよび一般データを2段構成の離散フーリエ変換および既知の制御用冗長データを用いた誤り訂正復号を行なってそれぞれ再生するようにしたものである。

【0062】すなわち、送信側のマルチキャリア伝送装置においては、まず優先データを制御データとしてのパイロット信号とともに1段目の逆離散フーリエ変換器により時間軸上の信号に変換して第1の送信ブロック信号を生成する。そして、この第1の送信ブロック信号を直列信号に変換したのち、複数の一般データ系列のうちの一つに含めてヌル信号とともに2段目の逆離散フーリエ変換器で時間軸上の信号に変換し、これにより一般データの複数のブロックに上記第1の送信ブロック信号の優先データが1個ずつ分散して挿入された第2の送信ブロック信号を生成して送信する。

【0063】一方受信側のマルチキャリア伝送装置においては、まず受信した第2のブロック信号を1段目の離

散フーリエ変換器で周波数軸上に信号に変換したのち、既知のヌル信号を用いて1段目の誤り訂正復号器で誤り訂正処理して一般データ信号列を再生する。そして、この一般データ信号列のうち第1のブロック信号を並列信号に変換したのち2段目の離散フーリエ変換器で周波数軸上の信号に変換し、この変換された信号を2段目の誤り訂正復号器において既知のパイロット信号を用いて誤り訂正処理し、優先データ信号を再生するようにしたものである。

【0064】以下、この実施の形態を図面を参照して説明する。なお、ここでも先に述べた第1の実施の形態と同様に、マルチキャリア数 $N=8$ とするとともに、送受間で既知の制御用冗長データとして $2T=4$ 個のヌル信号を送送帯域の両端部分に2個ずつ挿入し、さらに変調方式としてQPSK方式を採用するものとして説明を行なう。

【0065】まず送信側の伝送装置は次のように構成される。図4はその要部構成を示す回路ブロック図である。なお、同図において優先データおよび一般データのQPSK変調信号を出力するマッピング回路の図示は省略している。

【0066】同図において、図示しないマッピング回路から出力された優先情報データ Y_k ($k=2, 3, 4, 5$) は、1段目の逆離散フーリエ変換器(IDFT y) 41に入力される。なお、上記優先情報データ Y_k ($k=2, 3, 4, 5$) としては、例えば映像情報データのうちの直流成分を表わすデータや映像の動きを表わす制御データが適用される。

【0067】1段目の逆離散フーリエ変換器41は、上記4個の送信情報信号 Y_k ($k=2, 3, 4, 5$) と、図示しない冗長信号発生器から発生された4個のパイロット信号 Y_0, Y_1, Y_6, Y_7 とからなる送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換する。したがって、逆離散フーリエ変換器41からは、4個の優先情報信号 y_k ($k=2, 3, 4, 5$) および4個のパイロット信号 y_0, y_1, y_6, y_7 からなるベースバンド周波数の第1の送信ブロック信号が出力される。この第1の送信ブロック信号は、並列直列変換器(P/S) 42で並列信号から直列信号に変換されたのち、3系列の一般情報データ X_3, X_4, X_5 とともに2段目の逆離散フーリエ変換器(IDFT x) 43に入力される。

【0068】この2段目の逆離散フーリエ変換器43は、上記第1の送信ブロック信号の直列信号と、3系列の一般情報データ X_3, X_4, X_5 と、図示しない冗長信号発生器から発生された4個のヌル信号 X_0, X_1, X_6, X_7 とからなる送信ブロック信号を、周波数軸上の信号から時間軸上の信号に変換する。したがって、2段目の逆離散フーリエ変換器43からは、一般情報信号 x_3, x_4, x_5 およびヌル信号 x_0, x_1, x_6, x_7 に、上記第1の送信ブロック信号 $y_0 \sim y_7$ のうちの

1個の信号が挿入されたベースバンド周波数の第2の送信ブロック信号が出力される。

【0069】図6は、上記逆離散フーリエ変換器43への入力である第2の送信ブロック信号の構成を示したものである。すなわち、一般情報信号およびヌル信号からなる $X_{m,n}$ ($m=0, 1, \dots, 7, n=0, 1, \dots, 7$) の送信ブロック信号のうち、 $n=0$ のブロック B_0 には第1の送信ブロック信号の先頭の信号 y_0 が挿入され、 $n=1$ のブロック B_1 には第1の送信ブロック信号の2番目の信号 y_1 が挿入される。以下同様に、第2の送信ブロック信号の各ブロック B_2, B_3, \dots, B_7 には、それぞれ第1の送信ブロック信号の3番目以降の各信号 y_2, y_3, \dots, y_7 が順次挿入される。したがって、第1の送信ブロック信号の8個の信号 y_k ($k=0, 1, \dots, 7$) は、第2の送信ブロック信号の8個のブロック B_n ($n=0, 1, \dots, 7$) に分散して挿入されることになる。

【0070】この第2の送信ブロック信号 B_n ($n=0, 1, \dots, 7$) は、逆離散フーリエ変換器43で時間軸上の信号に変換され、さらに並列直列変換器(P/S) 44で直列信号に変換されたのち、ディジタル/アナログ変換器(DAC) 45でアナログ信号に変換される。そして、周波数変換器46において、局部発振器(LO) 47から発生された送信局部発振信号とミキシングされて所定の無線周波数を有するマルチキャリア信号にアップコンバートされたのち、図示しないアンテナから無線伝送路へ送信される。

【0071】図7にこの無線伝送路により伝送される伝送信号のスペクトラムを示す。この図から明らかなように、マルチキャリア周波数 $f_0 \sim f_7$ のうちの f_2 では、第1の送信ブロック信号の各信号が $y_0 \sim y_7$ が送信される。

【0072】一方、受信側のマルチキャリア伝送装置は次のように構成される。図5はその要部構成を示す回路ブロック図である。同図において、無線伝送路を介して到来したマルチキャリア信号は、図示しないアンテナで受信されたのち周波数変換器51にて局部発振器(LO) 52から発生された受信局部発振信号とミキシングされてベースバンド信号にダウンコンバートされる。この受信ベースバンド信号は、アナログ/ディジタル変換器(ADC) 53でディジタル信号に変換される。この受信ベースバンド信号 $v_{m,n}$ ($m=0, 1, \dots, 7, n=0, 1, \dots, 7$) は、無線伝送路上で発生した干渉や雑音などの影響による誤り $e_{m,n}$ ($m=0, 1, \dots, 7, n=0, 1, \dots, 7$) を含んだもので、

$$v_{m,n} = x_{m,n} + e_{m,n}$$

($m=0, 1, \dots, 7, n=0, 1, \dots, 7$) の関係を有する。

【0073】この受信ベースバンド信号 $v_{m,n}$ ($m=0, 1, \dots, 7, n=0, 1, \dots, 7$) は、直列並列変換器(S/P) 54により $n=0, 1, \dots, 7$ ごとに8個の信号からなる並列信号に変換されて、これが第2の受信ブロック信号とし

て第1段目の離散フーリエ変換器(DFTx)55に入力される。例えば、 $n=0$ では $v_{m,n}$ ($m=0,1,\dots,7$, $n=0$)が離散フーリエ変換器55に入力され、 $n=1$ では $v_{m,n}$ ($m=0,1,\dots,7$, $n=1$)が離散フーリエ変換器55に入力される。以下同様に、 $n=2, 3, \dots, 7$ の順にそのブロック信号 $v_{m,n}$ ($m=0,1,\dots,7$, $n=2,3,\dots,7$)が離散フーリエ変換器55に順次入力される。

【0074】第1段目の離散フーリエ変換器55は、上記第2の受信ブロック信号の1ブロックが入力されるごとに、その8個の信号を時間軸上から周波数軸上に変換する。そして、この周波数領域の8個の信号は、第1段目の誤り訂正復号器(DECx)56に入力される。

【0075】この第1段目の誤り訂正復号器56は、一つのブロックが入力されるごとにその8個の信号 $V_{m,n}$ ($m=0,1,\dots,7$, $n=0,1,\dots,7$)のうちのヌル信号 $V_{m,n}$ ($m=0,1,6,7$, $n=0,1,\dots,7$)が既知であることを利用して、一般情報データ $X_{m,n}$ ($m=2,3,4,5$, $n=0,1,\dots,7$)を推定する。この一般情報データ $X_{m,n}$ ($m=2,3,4,5$, $n=0,1,\dots,7$)の推定は、第1の実施の形態と同様に離散フーリエ変換の構造を利用したスペクトラム推定手法により行なわれる。

【0076】すなわち、まず $n=0$ のブロックが入力された場合には、8個の差分情報

$$E_{x,m,n} = V_{m,n} - X_{m,n}$$

($m=0,1,\dots,7$, $n=0$)のうち、4個のヌル信号 $X_{m,n}$ ($m=0,1,6,7$, $n=0$)は送受間で既知の変調信号であるから、対応する4個の $E_{x,m,n}$ ($m=0,1,6,7$, $n=0$)は既知である。ここで、無線伝送路において加わった誤りが2個以下とすると、2個の誤り $e_{x,m,0}$ に対して、これを基に誤り訂正復号器56で残りの $E_{x,m,n}$ ($m=0,1,6,7$, $n=0$)を求めることができ、 $X_{m,n} = V_{m,n} - E_{x,m,n}$ ($m=0,1,\dots,7$, $n=0$)から、正しい変調信号 $X_{m,n}$ ($m=0,1,\dots,7$, $n=0$)を再生できる。

【0077】 $n=1\sim7$ の各ブロックについても、同様に順に誤り訂正復号器56において既知のヌル信号 $X_{m,n}$ ($m=0,1,6,7$, $n=1,2,\dots,7$)を用いて正しい変調信号 $X_{m,n}$ ($m=0,1,\dots,7$, $n=1,2,\dots,7$)の再生が行なわれる。

【0078】さて、そうして再生された各ブロックの変調信号 $X_{m,n}$ ($m=0,1,\dots,7$, $n=0,1,\dots,7$)のうち $X_{m,n}$ ($m=2,3,4,5$, $n=0,1,\dots,7$)は、優先情報データを含む第1の受信ブロックデータの直列信号を構成している。この直列信号は、直列並列変換器(S/P)57で並列信号 w_n ($n=0,1,\dots,7$)に変換されたのち、第2段目の離散フーリエ変換器(DFTy)58に入力される。ここで、上記第1の受信ブロック信号 w_n ($n=0,1,\dots,7$)は、前記第1段目の誤り訂正復号器56で誤りが訂正しきれなかった場合、その誤り e_n ($n=0,1,\dots,7$)を含んだものとなる。

【0079】第2段目の離散フーリエ変換器58は、上記並列に入力された第1の受信ブロック信号 w_n ($n=0,1,\dots,7$)を時間軸上から周波数軸上の信号に変換する。そして、この周波数領域の第1の受信ブロック信号 W_n ($n=0,1,\dots,7$)を、第2段目の誤り訂正復号器(DECy)59に入力する。この第2段目の誤り訂正復号器59は、前記第1段目の誤り訂正復号器56と同様に、一つのブロック信号が入力されるごとにその8個の信号 W_n ($n=0,1,\dots,7$)のうちのパイロット信号 W_0, W_1, W_6, W_7 が既知であることを利用して、優先情報データ Y_2, Y_3, Y_4, Y_5 を推定し誤り訂正する。

【0080】したがって、第1の受信ブロック信号中に含まれる誤りが2個以下であれば、この誤りは訂正されて正しい優先情報データ Y_2, Y_3, Y_4, Y_5 が再生されることになる。

【0081】すなわち、この実施の形態では、優先情報データ Y_2, Y_3, Y_4, Y_5 は第1段目の誤り訂正復号器56および第2段目の誤り訂正復号器59により2回の誤り訂正が行なわれることになる。したがって、1回のみの誤り訂正を行なう場合に比べて誤り訂正能力は高められる。

【0082】例えば、まず図8(a)に示すように第2の受信ブロック信号の各ブロック内に含まれる誤り数が2以下の場合には、この誤りは第1段目の誤り訂正復号器56における誤り訂正処理によりすべて訂正される。このため、一般情報データもまた優先情報データも正しいデータが再生される。

【0083】これに対し、図8(b)に示すように3個以上の誤りを含むブロックがある場合には、第1段目の誤り訂正復号器56ではこのブロックを訂正することができない。このため、当該ブロックの一般情報データは正しく再生されない。しかし、先に述べた3個以上の誤りを含むブロックの数が2以下の場合には、8個の優先情報データのうち誤りを含むデータは2個以下となるため、この誤りは第2段目の誤り訂正復号器59により訂正される。このため、優先情報データは正しく再生される。

【0084】なお、図8(c)に示すように3個以上の誤りを含むブロック数が3個以上ある場合には、第1段目の誤り訂正復号器56においても、また第2段目の誤り訂正復号器59においても訂正することはできない。

【0085】一方、この実施の形態では、受信側の伝送装置における受信ブロックタイミングの抽出を次のように行なっている。すなわち、第1段目の誤り訂正復号器56では、一般情報データ $X_{m,n}$ ($m=2,3,4,5$, $n=0,1,\dots,7$)の推定の課程において、第2の受信ブロック信号 $V_{m,n}$ ($m=0,1,\dots,7$, $n=0,1,\dots,7$)のうちのヌル信号 $V_{m,n}$ ($m=0,1,6,7$, $n=0,1,\dots,7$)と、対応する既知のヌル信号 $X_{m,n}$ ($m=0,1,6,7$, $n=0,1,$

..., 7) との差分 $E_{xm, n}$ ($m=0, 1, 6, 7$ 、 $n=0, 1, \dots, 7$) が検出される。

【0086】また、同様に第2段目の誤り訂正復号器59では、優先情報データ Y_n ($n=2, 3, 4, 5$) の推定の課程において、第1の受信ブロック信号 W_n ($n=0, 1, \dots, 7$) のうちのパイロット信号 W_n ($n=0, 1, 6, 7$) と、対応する既知のパイロット信号 Y_n ($n=0, 1, 6, 7$) との差分 E_{yn} ($n=0, 1, 6, 7$) が検出される。そして、これらの検出された差分 $E_{xm, n}$ ($m=0, 1, 6, 7$ 、 $n=0, 1, \dots, 7$)、 E_{yn} ($n=0, 1, 6, 7$) は、制御器 (CONT) 63に入力される。

【0087】制御器63は、上記各差分 $E_{xm, n}$ 、 E_{yn} の値を監視しながら、これらの差分値をそれぞれ0に近付けるべく移相器 (PS) 62の移相量を可変制御し、これによりクロック発生器 (CLK) 63から発生されたサンプリングクロックの位相を変化させる。また、上記移相量を可変制御する際に制御器63は、複数のブロックにおける差分値 $E_{xm, n}$ 、 E_{yn} の平均値をそれぞれ求め、この平均値に基づいて移相量の制御を行なう。

【0088】以上のように第2の実施の形態では、送信側のマルチキャリア伝送装置において、優先情報データ Y_k ($k=2, 3, 4, 5$) をパイロット信号 Y_k ($k=0, 1, 6, 7$) とともに1段目の逆離散フーリエ変換器41で時間軸上の変調信号に変換し、この変調信号を直列信号に変換したのち一般情報データ列 X_k ($k=3, 4, 5$) に含めてヌル信号 X_k ($k=0, 1, 6, 7$) とともに2段目の逆離散フーリエ変換器43で時間軸上の変調信号に変換して送信する。

【0089】また受信側のマルチキャリア伝送装置において、受信ブロック信号をまず1段目の離散フーリエ変換器55で周波数軸上の信号に変換したのち誤り訂正復号器56で既知のヌル信号 X_k ($k=0, 1, 6, 7$) を用いて誤り訂正復号して一般情報データ列 X_k ($k=2, 3, 4, 5$) を再生し、次にこの一般情報データ列 X_k ($k=2, 3, 4, 5$) 中のデータ列 X_2 を並列信号に変換して2段目の離散フーリエ変換器58で周波数軸上の信号に変換したのち誤り訂正復号器59で既知のパイロット信号 Y_k ($k=0, 1, 6, 7$) を用いて誤り訂正復号して優先情報データ列 Y_k ($k=2, 3, 4, 5$) を再生するようにしている。

【0090】したがってこの第2の実施の形態によれば、一般の情報データについては前記第1の実施の形態と同様に1回の誤り訂正により再生されるが、重要度の高い優先情報データについては2回の誤り訂正を受けて再生される。このため、優先情報データに対する誤り訂正能力を高めることができ、これにより伝送路品質が劣化した場合でも少なくとも優先情報データについては正しく再生することが可能となる。また、上記各誤り訂正復号処理はいずれも干渉防止用に既に使用されているヌル信号およびパイロット信号を利用して行なっているた

め、別途誤り訂正用冗長データを付加する必要がなく、これにより伝送効率を高く保持することができる。

【0091】また、この実施の形態によれば、上記誤り訂正復号処理の過程で得られる受信信号と既知のヌル信号との差分情報 $E_{xm, n}$ 、 E_{yn} を用いて受信ブロックタイミングを制御しているので、受信ブロックタイミングの制御のためにパイロット信号などのそれ専用の冗長データを付加する必要がなくなり、これにより情報の伝送効率を高めることができる。また、受信側の伝送装置ではパイロット信号を抽出するための帯域通過フィルタ等を不要にできるので、回路構成を簡単小形化する上でも大きな効果がある。

【0092】さらに、上記受信ブロックタイミングの制御を、複数のブロックにおける差分値 $E_{xm, n}$ 、 E_{yn} の平均値をそれぞれ求め、この平均値に基づいて行なっているので、伝送誤りの影響を軽減して安定なタイミング制御が実現できる。

【0093】(第3の実施の形態) この発明の第3の実施の形態は、受信ブロックタイミングを制御する際に、誤り訂正復号きで得られた差分情報と、帯域通過フィルタ等を使用して受信マルチキャリア信号に含まれるパイロット信号を基に検出したタイミング情報とを選択的に使用するようにしたものである。

【0094】図9は、この第3の実施の形態に係わる受信側のマルチキャリア伝送装置の要部構成を示す回路ブロック図である。なお、同図において前記図2と同一部分には同一符号を付して詳しい説明は省略する。

【0095】誤り訂正復号器26では、情報データの推定を行なう過程で、離散フーリエ変換後のヌル信号 V_k ($k=0, 1, 6, 7$) と、対応する既知のヌル信号 X_k ($k=0, 1, 6, 7$) との差分 E_k ($k=0, 1, 6, 7$) が検出され、この差分 E_k ($k=0, 1, 6, 7$) が制御器36に入力される。

【0096】またこの伝送装置は、受信マルチキャリア信号中からブロック同期用のパイロット信号を抽出するために、このパイロット信号の数に相当する帯域通過フィルタ340~34iを備えている。これらの帯域通過フィルタ340~34iにより抽出されたパイロット信号はそれぞれPLL回路3501~35iに入力される。PLL回路350~35iにおいては、上記パイロット信号の符号パターンから受信ブロックタイミングのずれが検出される。そして、この検出されたタイミングのずれ情報は上記制御器36に入力される。

【0097】制御器36は、例えば受信立上がり時には上記PLL回路350~35iで検出された受信ブロックタイミングのずれ情報に基づいて移相器32の位相量を制御し、これによりサンプリングタイミングの位相を可変制御する。これに対し立上がり後の定常時においては、上記誤り訂正復号器26から出力された差分情報に基づいて移相器32の位相量を制御し、これによりサン

プリングタイミングの位相を可変制御する。なお、上記差分情報を基にタイミング制御を行なう際には複数のブロックで検出された差分情報の平均値が用いられる。

【0098】このように構成することで、受信立上がり時には短時間のうちに受信ブロック同期を確立することができ、一方定常時には比較的安定なタイミング制御を行なうことができる。

【0099】（第4の実施の形態）この発明の第4の実施の形態は、前記第2の実施の形態をさらに発展させたものである。すなわち、第2の実施の形態では、情報データを優先情報データと一般情報データとの2種類に分け、これらを2段階に階層化して伝送するようにしたが、この第3の実施の形態では情報データを第1優先情報データと第2優先情報データと一般情報データとの3種類に分け、これらを3段階に階層化して伝送するようにしたものである。

【0100】図10はこの第4の実施の形態に係わる送信側のマルチキャリア伝送装置の要部構成を示す回路ブロック図である。なお、同図において前記図4と同一部分には同一符号を付して詳しい説明は省略する。

【0101】この実施の形態の伝送装置は、逆離散フーリエ変換器と並列直列変換器とからなる3組の回路が縦続に接続されている。1段目の逆離散フーリエ変換器48と並列直列変換器49では、最も重要な第1優先情報データ Z_k ($k=2, 3, 4, 5$) がパイロット信号 Z_k ($k=0, 1, 6, 7$) とともに時間軸上の信号に変換され、これにより生成された第1の送信ブロック信号が並列直列変換器49で直列信号に変換されたのち、次に重要な第2優先データ Y_k ($k=3, 4, 5$) に加えられる形でパイロット信号 Y_k ($k=0, 1, 6, 7$) とともに2段目の逆離散フーリエ変換器41に入力される。

【0102】この2段目の逆離散フーリエ変換器41では、上記第1の送信ブロック信号が加えられた第2優先情報データがパイロット信号とともに時間軸上の信号に変換され、これにより第2の送信ブロック信号が生成される。そして、この第2の送信ブロック信号は、並列直列変換器42で直列信号に変換されたのち、一般情報データ X_k ($k=3, 4, 5$) に加えられる形でヌル信号 X_k ($k=0, 1, 6, 7$) とともに3段目の逆離散フーリエ変換器43に入力され、ここで時間軸上の第3の送信ブロック信号に変換される。

【0103】なお、図示していないが、このような送信側伝送装置に対応する受信側の伝送装置は、図5に示した直列並列変換器、離散フーリエ変換器および誤り訂正復号器からなる3組の回路を縦続に接続した構成となり、その処理は第2の実施の形態で述べた処理と同様である。

【0104】このようなシステムであれば、情報データを最も重要な第1優先情報データと次に重要な第2優先情報データとその他の一般情報データとの3種類に分

け、これらを3段階に階層化して伝送することができる。そして、各階層のブロック信号ごとに既知のヌル信号およびパイロット信号を用いた誤り訂正復号処理が行なわれ、これにより新たな誤り訂正用冗長データを全く加えることなく、つまり伝送能力を低下させずに、第1優先情報データおよび第2優先情報データの誤り訂正能力を高めることができる。

【0105】なお、以上述べた第4の実施の形態では情報データを重要度に応じて3つに分け、これらのデータを3段階に階層化して伝送する場合について説明したが、情報データを重要度に応じて4つ以上の任意の種類に分け、これらのデータを4段階以上に階層化して伝送するように構成してもよい。

【0106】（第5の実施の形態）この発明の第5の実施の形態は、先に述べた第2の実施の形態のように2段階構成で階層的な信号の合成／分解を行なう際に、優先データ、一般データおよび冗長データが有限体上の係数を持つ多項式で表わされる場合である。

【0107】図11および図12は、それぞれこの第5の実施の形態に係わる送信側の伝送装置および受信側の伝送装置の要部構成を示す回路ブロック図であり、伝送しようとする情報データを5バイト、冗長データを2バイト、符号語を7バイトとした場合を示したものである。1バイトは8ビットであり、上記情報データおよび冗長データは有限体 $GF(2^3)$ 上の係数を持つ多項式で表わされる。

【0108】上記図11および図12に示した伝送装置は2段階構成の信号合成／分解装置により2階層の情報データを伝送するものであるが、先ず図13および図14を用いて1段当たりの信号合成／信号分解の動作を説明する。

【0109】送信側では、図13に示す信号合成装置において、5系列の各情報データの1バイト ($N_1, N_2, \dots, N_5 = 1$) を

$A_{k,1,n}(X), A_{k,2,n}(X), \dots, A_{k,5,n}(X)$

と表わし、かつ2系列の各冗長データの1バイト ($N_0 = 1$), ($N_6 = 1$) をそれぞれ

$A_{k,0,n}(X), A_{k,6,n}(X)$

と表わすものとする。これらの情報データおよび冗長データを多項式で表わすと、以下のように0次多項式となる。

【0110】 $A_{k,0,n}(X) = a_{k,0,n}$

$A_{k,1,n}(X) = a_{k,1,n}$

$A_{k,2,n}(X) = a_{k,2,n}$

$A_{k,3,n}(X) = a_{k,3,n}$

$A_{k,4,n}(X) = a_{k,4,n}$

$A_{k,5,n}(X) = a_{k,5,n}$

$A_{k,6,n}(X) = a_{k,6,n}$

ここで、以下の多項式を一例として定める。

$f_0(X) = X - 1$

$$\begin{aligned}f_1(X) &= X - \alpha \\f_2(X) &= X - \alpha^2 \\f_3(X) &= X - \alpha^3 \\f_4(X) &= X - \alpha^4 \\f_5(X) &= X - \alpha^5 \\f_6(X) &= X - \alpha^6\end{aligned}$$

但し、

$$\alpha^3 + \alpha + 1 = 0, \alpha^7 = 7$$

上記情報及び冗長の各データ $A_{k,0,n}(X)$, $A_{k,1,n}(X)$, ..., $A_{k,6,n}(X)$ の各々に $f_0(X)$, $f_1(X)$, ..., $f_6(X)$ を割り当て、以下のように中国人剰余定理に基づき合成器 C_{Pk} で合成し、7バイトの符号語 $B_{k,n}(X)$ を生成する。この生成された符号語 $B_{k,n}(X)$ が合成器 C_{Pk} から信号ブロックとなって出力される。

【数6】

$$B_{k,n}(X) = \sum_{i=0}^6 H_i(X) F_i(X) / f_i(X)$$

【0111】但し、

$$F_i(X) = f_0(X) f_1(X) \cdots f_6(X)$$

$$F_i(X) / f_i(X) \equiv 1, \text{ mod } f_i(X)$$

$$i = 0, 1, \dots, 6$$

$$H_i(X) \equiv G_i(X) A_{k,i,n}(X), \text{ mod } f_i(X)$$

$$i = 0, 1, \dots, 6$$

である。

【0112】なお、中国人剰余定理については、例えば文献 M. R. Schroeder, "Number Theory in Science and Communication", Springer-Verlag. に詳細に記載されている。

【0113】一方受信側では、図14に示す信号分解装置において、受信入力された符号語 $B_{k,n}(X)$ に対し分解器 D_{Ck} で中国人剰余定理に基づく演算が行なわれ、これにより信号ブロックが次のように分解される。

$$A_{k,i,n}(X) \equiv B_{k,n}(X), \text{ mod } f_i(X)$$

$$i = 0, 1, \dots, 6$$

符号語 $B_{k,n}(X)$ は7バイト、そのうち情報データ数は5バイト、冗長データ数は2バイトである。このため誤り訂正復号器 D_{Ck} では1バイトの誤り訂正が可能である。その原理を以下に説明する。

【0114】いま仮に、伝送路で付加される誤りの位置を i 、大きさを μ とすると、誤り $E_{k,n}(X)$ は

$$E_{k,n}(X) = \mu X^i$$

の多項式で表われ、受信語は

$$V_{k,n}(X) = B_{k,n}(X) + E_{k,n}(X)$$

となる。ここで、送信側における信号合成のための冗長データは先に述べたように

$$A_{k,0,n}(X) = a_{k,0,n}$$

$$A_{k,6,n}(X) = a_{k,6,n}$$

であり、これは受信側において既知である。このため、受信語 $V_{k,n}(X)$ を $f_0(X)$, $f_6(X)$ で割った剰余は、

$$R_{k,0,n}(X) = \mu$$

$$R_{k,6,n}(X) = \mu X^6$$

であり、

$$D_{k,0,n}(X) = R_{k,0,n}(X) - A_{k,0,n}(X)$$

$$= \mu$$

$$D_{k,6,n}(X) = R_{k,6,n}(X) - A_{k,6,n}(X)$$

$$= \mu X^6$$

から、誤りの位置 i および大きさ μ とも定まり、これにより1バイトの誤り訂正がなされる。1段当たりの誤り訂正能力は、冗長バイトの系列数に依存する。このため、冗長データの系列数を増やすことにより、誤りが発生した情報データをより多く訂正することができる。

【0115】以上の説明に基づき、続いて図11および図12に示した2段構成の信号合成装置および信号分解装置の動作を説明する。先ず、図11において、信号合成器 C_{P1} では $k=1$ として入力データ $A_{1,0,0}(X)$, ..., $A_{1,6,0}(X)$ が合成され、これにより7バイトの符号語 $B_{1,0}(X)$ が生成される。なお、上記入力データ $A_{1,0,0}(X)$, ..., $A_{1,6,0}(X)$ のうち、 $A_{1,1,0}(X)$, ..., $A_{1,5,0}(X)$ の5バイトは優先度の高い情報データ、残りの $A_{1,0,0}(X)$, $A_{1,6,0}(X)$ の2バイトは冗長データである。次に、上記信号合成器 C_{P1} から出力された符号語 $B_{1,0}(X)$ は、優先度の低い一般の情報データ $A_{0,2,6}(X)$, ..., $A_{0,5,6}(X)$ および2バイトの冗長データ $A_{0,0,6}(X)$, $A_{0,6,6}(X)$ とともに、2段目の信号合成器 C_{P0} で合成される。このとき、符号語 $B_{1,0}(X)$ は

$$B_{1,0}(X) = A_{0,1,0}(X) + A_{0,1,1}(X) X + \cdots + A_{0,1,6}(X) X^6$$

と表わされる。

【0116】すなわち、2段目の信号合成器 C_{P0} においては、先ず1段目の信号合成器 C_{P1} の出力のうち $A_{0,1,0}(X)$ と、一般の情報データ $A_{0,2,0}(X)$, ..., $A_{0,5,0}(X)$ と、冗長データ $A_{0,0,0}(X)$, $A_{0,6,0}(X)$ とが合成され、7バイトの符号語 $B_{0,0}(X)$ が生成される。次に、信号合成器 C_{P1} の出力のうち $A_{0,1,1}(X)$ と、一般の情報データ $A_{0,2,1}(X)$, ..., $A_{0,5,1}(X)$ と、冗長データ $A_{0,0,1}(X)$, $A_{0,6,1}(X)$ とが合成され、7バイトの符号語 $B_{0,1}(X)$ が生成される。以後同様に、信号合成器 C_{P1} から出力された $A_{0,1,2}(X)$, ..., $A_{0,1,6}(X)$ が、それぞれ一般の情報データおよび冗長データの対応するバイトと合成され、その結果7バイトの符号語 $B_{0,2}(X)$, ..., $B_{0,6}(X)$ が生成される。すなわち、 $B_{0,0}(X)$, ..., $B_{0,6}(X)$ の計49バイトが送信される符号語となる。

【0117】一方、受信側の装置では、上記送信側の装置から送信された符号語 $B_{0,n}(X)$ に、伝送路上で誤り $E_{0,n}(X)$ が加わって次のような符号語 $V_{0,n}(X)$ が受信される。

$$V_{0,n}(X) = B_{0,n}(X) + E_{0,n}(X)$$

$n = 0, 1, \dots, 6$

そうすると、図 12 に示す信号分解装置では、次のように信号分解および誤り訂正復号処理が行なわれる。すなわち、先ず 7 バイトの $V0,0(X)$ が 1 段目の信号分解器 DCP0 で信号分解されて各々 1 バイトからなる $A0,0,0(X)$, \dots , $A0,6,0(X)$ が生成される。そして、この分解された符号語 $A0,0,0(X)$, \dots , $A0,6,0(X)$ は、誤り訂正復号器 DEC0 において既知の 2 バイトの冗長データ $A0,0,0(X)$, $A0,6,0(X)$ を基に誤り訂正復号処理される。このため、上記 $A0,0,0(X)$, \dots , $A0,6,0(X)$ のうちの 1 バイトが誤っている場合には、この誤りは訂正される。つまり 7 バイトの $V0,0(X)$ に対し 1 バイト訂正が行なわれる。

【0118】以後同様に、 $V0,1(X)$, \dots , $V0,6(X)$ の各々についても、1 段目の信号分解器 DCP0 で信号分解されたのち、誤り訂正復号器 DEC0 において既知の 2 バイトの冗長データを基に誤り訂正復号処理され、これにより各々 1 バイトの誤り訂正が行なわれる。

【0119】次に、上記 1 段目の誤り訂正復号器 DEC0 から出力された情報データ $A0,1,0(X)$, \dots , $A0,1,6(X)$, $A0,2,0(X)$, \dots , $A0,2,6(X)$, \dots , $A0,5,0(X)$, \dots , $A0,5,6(X)$ のうち、 $A0,1,0(X)$, \dots , $A0,1,6(X)$ は、 $B1,0(X)$ として 2 段目の信号分解器 DCP1 に入力される。ここで、上記 $B1,0(X)$ は、 $B1,0(X) = A0,1,0(X) + A0,1,1(X)X + \dots + A0,1,6(X)X^6$ と表わされる。

【0120】信号分解器 DCP1 では、上記 $B1,0(X)$ が剰余演算により分解されて、各々 1 バイトからなる $A1,0,0(X)$, \dots , $A1,6,0(X)$ が生成される。そして、この分解された符号語 $A1,0,0(X)$, \dots , $A1,6,0(X)$ は、誤り訂正復号器 DEC1 において既知の 2 バイトの冗長データ $A1,0,0(X)$, $A1,6,0(X)$ を基に誤り訂正復号処理が行なわれる。このため、上記 $A1,0,0(X)$, \dots , $A1,6,0(X)$ のうちの 1 バイトが誤っている場合には、この誤りは訂正される。つまり 1 バイト訂正が行なわれる。

【0121】以上のように上記 2 段構成の装置によれば、優先情報データ $A1,1,0(X)$, \dots , $A1,5,0(X)$ は 1 段目の誤り訂正復号器 DEC0 および 2 段目の誤り訂正復号器 DEC1 により合計 2 回の誤り訂正が行なわれることになり、したがって、上記優先情報データとして、映像信号の直流成分や低周波成分のような重要性の高い情報データを伝送すれば、これらの重要性の高い情報データに対し 2 度の誤り訂正を行なうことができ、これにより誤り訂正能力の高い効果的な階層化伝送を行なうことができる。

【0122】また、情報データおよび冗長データが有限体 GF(2³) 上の係数を持つ多項式で表わされる場合でも、各信号合成器および各信号分解器において中国人剰

余定理に基づく信号合成および信号分解を行なうことで、逆直交変換および直交変換を用いる場合と同様に、信号合成および信号分解を実現できる。

【0123】(第 6 の実施の形態) この発明の第 6 の実施の形態は、情報データを優先情報データと一般情報データとからなる 2 階層に分けるとともに、優先情報データを第 1 の優先情報データ群と第 2 の優先情報データ群とに分ける。そして、これら第 1 および第 2 の各優先情報データ群をそれぞれ独立する 1 段目の信号合成器で冗長データと合成し、その各合成出力を 2 段目の信号合成器に入力して一般情報データ列および冗長データと信号合成し、その合成出力をマルチキャリア伝送するようにしたものである。

【0124】またそれとともに、受信側の伝送装置において、1 段目の信号分解木で受信後を分解したのち誤り訂正復号木で誤り訂正を行ない、その出力のうち上記第 1 および第 2 の優先情報データに対応する受信信号列をそれぞれ 2 段目の第 1 および第 2 の信号分解器で分解したのち誤り訂正復号して上記第 1 および第 2 の優先情報データを再生する。そして、この再生された第 1 および第 2 の優先情報データを上記 1 段目の誤り訂正復号器に冗長データとともに帰還して、この 1 段目の誤り訂正復号器に上記受信語に対する再度の誤り訂正復号処理を行なわせるようにしたものである。

【0125】なお、この第 6 の実施形態においても、前記第 5 の実施形態と同様に、伝送しようとする情報データを 5 バイト、冗長データを 2 バイト、符号語を 7 バイトとし、1 バイトを 8 ビットとし、かつ上記情報データおよび冗長データは有限体 GF(2³) 上の係数を持つ多項式で表わされるものとして説明を行なう。

【0126】図 15 および図 16 は、それぞれこの第 6 の実施の形態に係わる送信側のマルチキャリア伝送装置の要部構成図および受信側のマルチキャリア伝送装置の要部構成図である。なお、同図において前記図 11 および図 12 と同一部分には同一符号を付してある。

【0127】先ず送信側のマルチキャリア伝送装置に設けられた信号合成装置は、図 15 に示すように 1 段目が第 1 の信号合成器 CP1 と第 2 の信号合成器 CP2 とから構成され、2 段目が 1 個の信号合成器 CP0 により構成される。

【0128】このうち 1 段目の第 1 の信号合成器 CP1 では、優先度の高い 5 バイトの第 1 の情報データ $A1,1,0(X)$, \dots , $A1,5,0(X)$ が 2 バイトの冗長データ $A1,0,0(X)$, $A1,6,0(X)$ と信号合成されて、7 バイトの直列信号からなる符号語 $B1,0(X)$ となって出力される。また 1 段目の第 2 の信号合成器 CP2 では、優先度の高い 5 バイトの第 2 の情報データ $A2,1,0(X)$, \dots , $A2,5,0(X)$ が 2 バイトの冗長データ $A2,0,0(X)$, $A2,6,0(X)$ と信号合成されて、7 バイトの直列信号からなる符号語 $B2,0(X)$ となって出力される。上記第 1 お

よび第2の信号合成器CP1, CP2における信号合成処理は中国人剰余定理に基づいて行なわれる。

【0129】そして、これらの信号合成器CP1, CP2から出力された符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ は、2段目の信号合成器CP0に入力される。これらの符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ は、

$$B_{1,0}(X) = A_{0,1,0}(X) + A_{0,1,1}(X)X + \dots + A_{0,1,6}(X)X^6$$

$$B_{2,0}(X) = A_{0,5,0}(X) + A_{0,5,1}(X)X + \dots + A_{0,5,6}(X)X^6$$

のように表わされる。

【0130】上記符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ が入力されると、2段目の信号合成器CP0では、先ず上記各符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ のうち1バイト目の信号ブロック $A_{0,1,0}(X)$, $A_{0,5,0}(X)$ が、別途入力された3バイトの一般情報データ $A_{0,2,0}(X)$, ..., $A_{0,4,0}(X)$ と、2バイトの冗長データ $A_{0,0,0}(X)$, $A_{0,6,0}(X)$ とともに信号合成され、この結果7バイトの符号語 $B_{0,0}(X)$ が出力される。

【0131】次に、上記各符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ のうち2バイト目の信号ブロック $A_{0,1,1}(X)$, $A_{0,5,1}(X)$ が、別途入力された3バイトの一般情報データ $A_{0,2,1}(X)$, ..., $A_{0,4,1}(X)$ と、2バイトの冗長データ $A_{0,0,1}(X)$, $A_{0,6,1}(X)$ とともに信号合成され、この結果7バイトの符号語 $B_{0,1}(X)$ が出力される。

【0132】以後同様に、上記各符号語 $B_{1,0}(X)$, $B_{2,0}(X)$ の3バイト目以降の各信号ブロックも、それぞれ一般情報データおよび冗長データの3バイト目以降の対応する信号ブロックと合成され、この結果それぞれ7バイトの符号語 $B_{0,2}(X)$, ..., $B_{0,6}(X)$ となって出力される。したがって、最終的に2段目の信号合成器CP0からは

$B_{0,0}(X)$, $B_{0,1}(X)$, ..., $B_{0,6}(X)$ からなる合計49バイトの符号語が出力される。

【0133】一方、受信側のマルチキャリア伝送装置に設けられた信号分解装置は、図16に示すように1段目が信号分解器DCP0と誤り訂正復号器DEC0とから構成され、2段目は第1の信号分解器DCP1および誤り訂正復号器DEC1と、第2の信号分解器DCP2および誤り訂正復号器DEC2とから構成される。

【0134】受信側のマルチキャリア伝送装置では、上記送信側の伝送装置から送信された符号語 $B_{0,n}(X)$ に、伝送路上で誤り $E_{0,n}(X)$ が加わって次のような符号語 $V_{0,n}(X)$ が受信される。

$$V_{0,n}(X) = B_{0,n}(X) + E_{0,n}(X)$$

$$n = 0, 1, \dots, 6$$

そうすると、上記信号分解装置では次のように信号分解および誤り訂正復号処理が行なわれる。すなわち、先ず7バイトの受信語 $V_{0,0}(X)$ が1段目の信号分解器DC

P0で中国人剰余定理に基づき信号分解されて各々1バイトからなる符号語 $A_{0,0,0}(X)$, ..., $A_{0,6,0}(X)$ が生成される。そして、この分解された符号語 $A_{0,0,0}(X)$, ..., $A_{0,6,0}(X)$ のうちの受信情報データ $A_{0,1,0}(X)$, ..., $A_{0,5,0}(X)$ は、誤り訂正復号器DEC0において既知の2バイトの冗長データ $A_{0,0,0}(X)$, $A_{0,6,0}(X)$ を基に誤り訂正復号処理される。このため、上記 $A_{0,1,0}(X)$, ..., $A_{0,5,0}(X)$ のうちの1バイトが誤っている場合には、この誤りは訂正される。つまり7バイトの $V_{0,0}(X)$ に対し1バイト訂正が行なわれる。

【0135】以後同様に、 $V_{0,1}(X)$, ..., $V_{0,6}(X)$ の各々についても、1段目の信号分解器DCP0で信号分解されたのち、誤り訂正復号器DEC0において既知の2バイトの冗長データを基に誤り訂正復号処理され、これにより各々1バイトの誤り訂正が行なわれる。

【0136】次に、上記1段目の誤り訂正復号器DEC0から出力された情報データ $A_{0,1,0}(X)$, ..., $A_{0,1,6}(X)$, $A_{0,2,0}(X)$, ..., $A_{0,2,6}(X)$, ..., $A_{0,5,0}(X)$, ..., $A_{0,5,6}(X)$ のうち、 $A_{0,1,0}(X)$, ..., $A_{0,1,6}(X)$ および $A_{0,5,0}(X)$, ..., $A_{0,5,6}(X)$ は、それぞれ $B_{1,0}(X)$, $B_{2,0}(X)$ として2段目の第1および第2の信号分解器DCP1, DCP2に入力される。ここで、上記 $B_{1,0}(X)$, $B_{2,0}(X)$ はそれぞれ、

$$B_{1,0}(X) = A_{0,1,0}(X) + A_{0,1,1}(X)X + \dots + A_{0,1,6}(X)X^6$$

$$B_{2,0}(X) = A_{0,5,0}(X) + A_{0,5,1}(X)X + \dots + A_{0,5,6}(X)X^6$$

と表わされる。

【0137】第1の信号分解器DCP1では、上記 $B_{1,0}(X)$ が剰余演算により分解されて、各々1バイトからなる $A_{1,0,0}(X)$, ..., $A_{1,6,0}(X)$ が生成される。そして、この分解された符号語 $A_{1,0,0}(X)$, ..., $A_{1,6,0}(X)$ のうちの情報データ $A_{1,1,0}(X)$, ..., $A_{1,5,0}(X)$ は、誤り訂正復号器DEC1において既知の2バイトの冗長データ $A_{1,0,0}(X)$, $A_{1,6,0}(X)$ を基に誤り訂正復号処理が行なわれる。このため、上記 $A_{1,1,0}(X)$, ..., $A_{1,5,0}(X)$ のうちの1バイトが誤っている場合には、この誤りは訂正される。つまり1バイト訂正が行なわれる。

【0138】一方第2の信号分解器DCP2では、上記 $B_{2,0}(X)$ が剰余演算により分解されて、各々1バイトからなる $A_{2,0,0}(X)$, ..., $A_{2,6,0}(X)$ が生成される。そして、この分解された符号語 $A_{2,0,0}(X)$, ..., $A_{2,6,0}(X)$ のうちの情報データ $A_{2,1,0}(X)$, ..., $A_{2,5,0}(X)$ は、誤り訂正復号器DEC2において既知の2バイトの冗長データ $A_{2,0,0}(X)$, $A_{2,6,0}(X)$ を基に誤り訂正復号処理が行なわれる。したがって、上記 $A_{2,1,0}(X)$, ..., $A_{2,5,0}(X)$ のうちの1バイトが誤っ

ている場合でも、この誤りは訂正される。

【0139】すなわち、第1および第2の優先情報データ群は、1段目の誤り訂正復号器DEC0および2段目の誤り訂正復号器DEC1、DEC1によりそれぞれ合計2回の誤り訂正が行なわれることになる。したがって、上記第1および第2の優先情報データ群として、映像信号の直流成分や低周波成分のような重要性の高い情報データを伝送すれば、これらの重要性の高い情報データに対し2度の誤り訂正を行なうことができ、これにより誤り訂正能力の高い効果的な階層化伝送を行なうことができる。

【0140】ところで、この第6の実施の形態では、先に述べたように2段目の各誤り訂正復号器DEC1、DEC2で誤り訂正された後の第1および第2の再生優先情報データを、それぞれ既知の情報データと看做して、既知の冗長データA1,0,0(X)、A1,6,0(X)、A2,0,0(X)、A2,6,0(X)とともに信号分解器DCP1、DCP2により7バイトの直列信号B1,0(X)′、B2,0(X)′に変換したのち、前記1段目の誤り訂正復号器DEC0に帰還供給している。

【0141】この帰還供給のために、2段目の各誤り訂正復号器DEC1、DEC2には、誤り訂正後の再生情報データおよび既知の冗長データを素通りさせて信号分解器DCP1、DCP2に逆方向に供給するための信号路切替回路が設けてある。また、信号分解器DCP1、DCP2には、上記誤り訂正復号器DEC1、DEC2から逆供給された上記誤り訂正後の再生情報データおよび既知の冗長データを、信号合成して並列信号から直列信号に変換して1段目の誤り訂正復号器DEC0に既知の情報として帰還供給するための信号合成機能が設けてある。

【0142】このような構成であるから、2段目の各誤り訂正復号器DEC1、DEC2において優先情報データが1バイト再生されるごとに、この再生された優先情報データは、冗長データとともに誤り訂正復号器DEC1、DEC2を素通りして信号分解器DCP1、DCP2に戻され、さらにこの信号分解器DCP1、DCP2が持つ信号合成機能により直列信号に変換されたのち、1段目の誤り訂正復号器DEC0へ帰還供給される。

【0143】すなわち、先ず再生優先情報データA0,1,0(X)、A0,5,0(X)が、既知の冗長データA0,0,0(X)、A0,6,0(X)とともに、合計4バイトの既知の冗長データとして誤り訂正復号器DEC0に帰還供給される。そして、誤り訂正復号器DEC0では、7バイトの受信語V0,0(X)が上記4バイトの既知の冗長データA0,0,0(X)、A0,1,0(X)、A0,5,0(X)、A0,6,0(X)をもとに再度誤り訂正復号処理される。したがって、2バイトの冗長データを用いて誤り訂正復号する場合に比べ、2倍の誤り訂正能力で受信語V0,0(X)の誤り訂正が行なわれることになる。

【0144】以後同様に、受信語V0,1(X)、…、V0,6(X)についても、それぞれ2段目の誤り訂正復号器DEC1、DEC2から帰還された2バイトの情報データと、既知の2バイトの冗長データとからなる合計4バイトの冗長データをもとに再度誤り訂正される。

【0145】このように本実施の形態では、優先情報データを第1の情報データ群と第2の情報データ群とに分け、これらの優先情報データ群を1段目の信号合成器CP1、CP2でそれぞれ冗長データと信号合成したのち、2段目の信号合成器CP0で一般情報データと信号合成してマルチキャリア伝送しているの、優先情報データの情報量が多い場合でも、この優先情報データを一般情報データとともに同時に伝送することができ、しかも各優先情報データ群について高い誤り訂正能力を発揮することができる。

【0146】さらに、受信側の伝送装置において、2段目の各誤り訂正復号器DEC1、DEC2で再生された第1および第2の優先情報データ群を直列信号に変換したのち既知の冗長データとともに1段目の誤り訂正復号器DEC0へ帰還し、この1段目の誤り訂正復号器DEC0において4バイトの冗長データにより受信語V0,nを再度誤り訂正復号するようにしているので、効率的な誤り訂正を行なうことができる。

【0147】なお、上記第6の実施の形態において図16に示した2段目の回路は、次のように構成することもできる。すなわち、図19に示すように信号分解器DCPとは別に信号合成器CPを設け、誤り訂正復号器DEC1、DEC2から出力された再生優先情報データを既知の冗長データとともに信号合成器CPに入力する。そして、この信号合成器CPで直列信号に変換された再生データを、切替スイッチSWaを介して1段目の誤り訂正復号器DEC0に帰還供給する。このような構成によっても、第6の実施の形態における回路と同等の効果をを得ることができる。なお、上記切替スイッチSWaの切替え制御は、図示しないタイミング制御回路から発生される切替制御信号により行なわれる。

【0148】また、以上述べた第6の実施の形態では、優先情報データを2つに分けてこれらを同一階層のデータとして伝送する場合について説明したが、優先情報データを3以上に分けてこれらを同一階層のデータとして伝送するように構成することも可能である。

【0149】(第7の実施の形態) この発明の第7の実施の形態は、上記第6の実施の形態の変形列であり、情報データおよび冗長データが複素数体上の係数を持つ多項式で表わされる場合の構成を示したものである。

【0150】いま中国人剰余定理において、例えば4個の0次多項式a0、a1、a2、a3に対し各々以下の多項式を定める。

$$f_0(X) = X - 1$$

$$f_1(X) = X - \omega$$

$$f_2(X) = X - \omega^2$$

$$f_3(X) = X - \omega^3$$

但し、

$$\omega = \exp(-j2\pi/4)$$

である。

【0151】そして、上記多項式により合成出力B

(X) を生成するとき、B(X) は

$$B(X) = b_0 + b_1 X + b_2 X^2 + b_3 X^3$$

となる。但し、

$$b_0 = (a_0 + a_1 + a_2 + a_3) / 4$$

$$b_1 = (a_0 + \omega^{-1}a_1 + \omega^{-2}a_2 + \omega^{-3}a_3) / 4$$

$$b_2 = (a_0 + \omega^{-2}a_1 + \omega^{-4}a_2 + \omega^{-6}a_3) / 4$$

$$b_3 = (a_0 + \omega^{-3}a_1 + \omega^{-6}a_2 + \omega^{-9}a_3) / 4$$

と与えられる。これは行列で表現すると、

【数7】

$$\begin{pmatrix} b_0 \\ b_1 \\ b_2 \\ b_3 \end{pmatrix} = \frac{1}{4} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \omega^{-1} & \omega^{-2} & \omega^{-3} \\ 1 & \omega^{-2} & \omega^{-4} & \omega^{-6} \\ 1 & \omega^{-3} & \omega^{-6} & \omega^{-9} \end{pmatrix} \begin{pmatrix} a_0 \\ a_1 \\ a_2 \\ a_3 \end{pmatrix}$$

【0152】となり、4点の逆離散フーリエ変換(IDFT)の演算と等しくなる。

【0153】逆に、上記合成出力B(X)を剰余演算により分解すると、

$$a_0 = b_0 + b_1 + b_2 + b_3$$

$$a_1 = b_0 + \omega^{-1}b_1 + \omega^{-2}b_2 + \omega^{-3}b_3$$

$$a_2 = b_0 + \omega^{-2}b_1 + \omega^{-4}b_2 + \omega^{-6}b_3$$

$$a_3 = b_0 + \omega^{-3}b_1 + \omega^{-6}b_2 + \omega^{-9}b_3$$

が得られる。そして、この関係を行列で表現すると

【数8】

$$\begin{pmatrix} a_0 \\ a_1 \\ a_2 \\ a_3 \end{pmatrix} = \frac{1}{4} \begin{pmatrix} 1 & 1 & 1 & 1 \\ 1 & \omega & \omega^2 & \omega^3 \\ 1 & \omega^2 & \omega^4 & \omega^6 \\ 1 & \omega^3 & \omega^6 & \omega^9 \end{pmatrix} \begin{pmatrix} b_0 \\ b_1 \\ b_2 \\ b_3 \end{pmatrix}$$

【0154】となり、4点の離散フーリエ変換(DFT)の演算と等しくなる。

【0155】したがって、入力データが複素数信号の場合で、上記のように関数 $f_i(X) = X - \omega^i$ 、 $i = 0, 1, 2, 3$ を定めると、中国人剰余定理による信号合成演算は逆離散フーリエ変換処理となり、また中国人剰余定理による信号分解演算は離散フーリエ変換処理となる。

【0156】図17および図18は、それぞれ以上の原理に基づいて構成した送信側および受信側のマルチキャリア伝送装置の一例を示すものである。先ず送信側のマルチキャリア伝送装置に設けられた信号合成装置は、図17に示すように1段目が第1の逆離散フーリエ変換器IDFT1と第2の逆離散フーリエ変換器IDFT2とから構成され、2段目が1個の逆離散フーリエ変換器IDFT0により構成される。

【0157】このうち1段目の第1の逆離散フーリエ変換器IDFT1では、優先度の高い6バイトの第1の情報データ $A_{1,1,0}(X)$ 、…、 $A_{1,6,0}(X)$ が2バイトの冗長データ $A_{1,0,0}(X)$ 、 $A_{1,7,0}(X)$ とともに逆離散フーリエ変換されて、8バイトの直列信号からなる符号語 $B_{1,0}(X)$ となって出力される。また1段目の第2の逆離散フーリエ変換器IDFT2では、優先度の高い6バイトの第2の情報データ $A_{2,1,0}(X)$ 、…、 $A_{2,6,0}(X)$ が2バイトの冗長データ $A_{2,0,0}(X)$ 、 $A_{2,7,0}(X)$ とともに逆離散フーリエ変換されて、8バイトの直列信号からなる符号語 $B_{2,0}(X)$ となって出力される。

【0158】そして、これらの逆離散フーリエ変換器IDFT1、IDFT2から出力された符号語 $B_{1,0}(X)$ 、 $B_{2,0}(X)$ は、2段目の逆離散フーリエ変換器IDFT0に入力される。これらの符号語 $B_{1,0}(X)$ 、 $B_{2,0}(X)$ が入力されると、2段目の逆離散フーリエ変換器IDFT0では、先ず上記各符号語 $B_{1,0}(X)$ 、 $B_{2,0}(X)$ のうち1バイト目の信号ブロック $A_{0,1,0}(X)$ 、 $A_{0,5,0}(X)$ が、別途入力された4バイトの一般情報データ $A_{0,2,0}(X)$ 、…、 $A_{0,5,0}(X)$ と、2バイトの冗長データ $A_{0,0,0}(X)$ 、 $A_{0,7,0}(X)$ とともに逆離散フーリエ変換され、この結果8バイトの符号語 $B_{0,0}(X)$ が出力される。

【0159】次に、上記各符号語 $B_{1,0}(X)$ 、 $B_{2,0}(X)$ のうち2バイト目の信号ブロック $A_{0,1,1}(X)$ 、 $A_{0,6,1}(X)$ が、別途入力された4バイトの一般情報データ $A_{0,2,1}(X)$ 、…、 $A_{0,5,1}(X)$ と、2バイトの冗長データ $A_{0,0,1}(X)$ 、 $A_{0,6,1}(X)$ とともに逆離散フーリエ変換され、この結果8バイトの符号語 $B_{0,1}(X)$ が出力される。

【0160】以後同様に、上記各符号語 $B_{1,0}(X)$ 、 $B_{2,0}(X)$ の3バイト目以降の各信号ブロックも、それぞれ一般情報データおよび冗長データの3バイト目以降の対応する信号ブロックと合成され、この結果それぞれ8バイトの符号語 $B_{0,2}(X)$ 、…、 $B_{0,7}(X)$ となって出力される。したがって、最終的に2段目の逆離散フーリエ変換器IDFT0からは $B_{0,0}(X)$ 、 $B_{0,1}(X)$ 、…、 $B_{0,7}(X)$ からなる合計64バイトの符号語が出力される。

【0161】一方、受信側のマルチキャリア伝送装置に設けられた信号分解装置は、図18に示すように1段目が離散フーリエ変換器DFT0と誤り訂正復号器DEC0とから構成され、2段目は第1の離散フーリエ変換器DFT1および誤り訂正復号器DEC1と、第2の離散フーリエ変換器DFT2および誤り訂正復号器DEC2とから構成される。

【0162】受信側のマルチキャリア伝送装置では、上記送信側の伝送装置から送信された符号語 $B_{0,n}(X)$

に、伝送路上で誤り $E_{0,n}(X)$ が加わって次のような符号語 $V_{0,n}(X)$ が受信される。

$$V_{0,n}(X) = B_{0,n}(X) + E_{0,n}(X)$$

$$n = 0, 1, \dots, 7$$

そうすると、上記信号分解装置では次のように信号分解および誤り訂正復号処理が行なわれる。すなわち、先ず8バイトの受信語 $V_{0,0}(X)$ が1段目の離散フーリエ変換器 $DF T 0$ で離散フーリエされて各々1バイトからなる符号語 $A_{0,0,0}(X)$, ..., $A_{0,7,0}(X)$ が生成される。そして、この分解された符号語 $A_{0,0,0}(X)$, ..., $A_{0,7,0}(X)$ のうちの情報データ $A_{0,1,0}(X)$, ..., $A_{0,6,0}(X)$ は、誤り訂正復号器 $DEC 0$ において既知の2バイトの冗長データ $A_{0,0,0}(X)$, $A_{0,7,0}(X)$ を基に複素数演算による誤り訂正復号処理される。このため、上記 $A_{0,1,0}(X)$, ..., $A_{0,6,0}(X)$ のうちの1バイトが誤っている場合には、この誤りは訂正される。つまり8バイトの $V_{0,0}(X)$ に対し1バイト訂正が行なわれる。

【0163】以後同様に、 $V_{0,1}(X)$, ..., $V_{0,7}(X)$ の各々についても、1段目の離散フーリエ変換器 $DF T 0$ で信号分解されたのち、誤り訂正復号器 $DEC 0$ において既知の2バイトの冗長データを基に誤り訂正復号処理され、これにより各々1バイトの誤り訂正が行なわれる。

【0164】次に、上記1段目の誤り訂正復号器 $DEC 0$ から出力された情報データ $A_{0,1,0}(X)$, ..., $A_{0,1,7}(X)$ 、 $A_{0,2,0}(X)$, ..., $A_{0,2,7}(X)$ 、..., $A_{0,6,0}(X)$, ..., $A_{0,6,7}(X)$ のうち、 $A_{0,1,0}(X)$, ..., $A_{0,1,7}(X)$ および $A_{0,6,0}(X)$, ..., $A_{0,6,7}(X)$ は、それぞれ $B_{1,0}(X)$, $B_{2,0}(X)$ として2段目の第1および第2の離散フーリエ変換器 $DF T 1$, $DF T 2$ に入力される。第1の離散フーリエ変換器 $DF T 1$ では、上記 $B_{1,0}(X)$ が離散フーリエ変換により分解されて、各々1バイトからなる $A_{1,0,0}(X)$, ..., $A_{1,7,0}(X)$ が生成される。そして、この分解された符号語 $A_{1,0,0}(X)$, ..., $A_{1,7,0}(X)$ のうちの情報データ $A_{1,1,0}(X)$, ..., $A_{1,6,0}(X)$ は、誤り訂正復号器 $DEC 1$ において既知の2バイトの冗長データ $A_{1,0,0}(X)$, $A_{1,7,0}(X)$ を基に誤り訂正復号処理が行なわれる。このため、上記 $A_{1,1,0}(X)$, ..., $A_{1,6,0}(X)$ のうちの1バイトが誤っている場合には、この誤りは訂正される。つまり1バイト訂正が行なわれる。

【0165】一方第2の離散フーリエ変換器 $DF T 2$ では、上記 $B_{2,0}(X)$ が離散フーリエ変換により分解されて、各々1バイトからなる $A_{2,0,0}(X)$, ..., $A_{2,7,0}(X)$ が生成される。そして、この分解された符号語 $A_{2,0,0}(X)$, ..., $A_{2,7,0}(X)$ のうちの情報データ $A_{2,1,0}(X)$, ..., $A_{2,6,0}(X)$ は、誤り訂正復号器 $DEC 2$ において既知の2バイトの冗長データ $A_{2,0,0}(X)$, $A_{2,7,0}(X)$ を基に誤り訂正復号処理が行なわれる。した

がって、上記 $A_{2,1,0}(X)$, ..., $A_{2,6,0}(X)$ のうちの1バイトが誤っている場合でも、この誤りは訂正される。

【0166】すなわち、第1および第2の優先情報データ群は、1段目の誤り訂正復号器 $DEC 0$ および2段目の誤り訂正復号器 $DEC 1$, $DEC 2$ によりそれぞれ合計2回の誤り訂正が行なわれることになる。したがって、上記第1および第2の優先情報データ群として、映像信号の直流成分や低周波成分のような重要性の高い情報データを伝送すれば、これらの重要性の高い情報データに対し2度の誤り訂正を行なうことができ、これにより誤り訂正能力の高い効果的な階層化伝送を行なうことができる。

【0167】ところで、この第7の実施の形態においても、先に述べた第6の実施の形態と同様に2段目の各誤り訂正復号器 $DEC 1$, $DEC 2$ で誤り訂正された後の第1および第2の再生優先情報データを、それぞれ既知の冗長データと看做して離散フーリエ変換器 $DF T 1$, $DF T 2$ により8バイトの直列信号 $B_{1,0}(X)'$, $B_{2,0}(X)'$ に変換したのち、2系列の既知の冗長データとともに前記1段目の誤り訂正復号器 $DEC 0$ に帰還供給している。

【0168】この帰還供給のために、2段目の各誤り訂正復号器 $DEC 1$, $DEC 2$ には、誤り訂正後の再生情報データおよび既知の冗長データを素通りさせて離散フーリエ変換器 $DF T 1$, $DF T 2$ に逆方向に供給するための信号路切替回路が設けてある。また、離散フーリエ変換器 $DF T 1$, $DF T 2$ には、上記誤り訂正復号器 $DEC 1$, $DEC 2$ から逆供給された上記誤り訂正後の再生情報データおよび既知の冗長データを、逆離散フーリエ変換したのち並列信号から直列信号に変換して1段目の誤り訂正復号器 $DEC 0$ に既知の情報として帰還供給するための信号合成機能が設けてある。

【0169】このような構成であるから、2段目の各誤り訂正復号器 $DEC 1$, $DEC 2$ において優先情報データが1バイト再生されるごとに、この再生された優先情報データは、冗長データとともに誤り訂正復号器 $DEC 1$, $DEC 2$ を素通りして離散フーリエ変換器 $DF T 1$, $DF T 2$ に戻され、さらにこの離散フーリエ変換器 $DF T 1$, $DF T 2$ が持つ逆離散フーリエ変換機能により逆離散フーリエ変換され、さらに直列信号に変換されたのち、1段目の誤り訂正復号器 $DEC 0$ へ帰還供給される。

【0170】すなわち、先ず再生優先情報データ $A_{0,1,0}(X)$, $A_{0,6,0}(X)$ が、既知の冗長データ $A_{0,0,0}(X)$, $A_{0,7,0}(X)$ とともに、合計4バイトの既知の冗長データとして誤り訂正復号器 $DEC 0$ に帰還供給される。そして、誤り訂正復号器 $DEC 0$ では、8バイトの受信語 $V_{0,0}(X)$ が上記4バイトの既知の冗長データ $A_{0,0,0}(X)$, $A_{0,1,0}(X)$, $A_{0,6,0}(X)$, $A_{0,7,0}(X)$

(X)をもとに再度誤り訂正復号処理される。したがって、2バイトの冗長データを用いて誤り訂正復号する場合に比べ、2倍の誤り訂正能力で受信語 $V0,0(X)$ の誤り訂正が行なわれることになる。

【0171】以後同様に、受信語 $V0,1(X)$ 、…、 $V0,7(X)$ についても、それぞれ2段目の誤り訂正復号器DEC1、DEC2から帰還された2バイトの情報データと、既知の2バイトの冗長データとからなる合計4バイトの冗長データをもとに再度誤り訂正される。

【0172】このように本実施の形態では、伝送対象の情報データおよび冗長データがともに複素数信号からなる場合でも、信号合成器として逆離散フーリエ変換器IDFTを用い、かつ信号分解器として離散フーリエ変換器DFTを用いることで、階層化された情報データを高い誤り訂正能力により伝送することができる。また、逆離散フーリエ変換器IDFTおよび離散フーリエ変換器DFTとして、高速処理が可能なFFTと呼ばれる回路を使用することで、信号合成および信号分解処理を高速に行なうことができる。

【0173】また受信側の伝送装置において、2段目の各誤り訂正復号器DEC1、DEC2で再生された第1および第2の優先情報データ群を直列信号に変換したのち既知の冗長データとともに1段目の誤り訂正復号器DEC0へ帰還し、この1段目の誤り訂正復号器DEC0において4バイトの冗長データにより受信語 $V0,n$ を再度誤り訂正復号するようにしているので、効率的な誤り訂正を行なうことができる。

【0174】本実施の形態の技術は、逆離散フーリエ変換を用いて多数の変調信号を合成してマルチキャリア伝送するOFDM伝送システムにそのまま適用することが可能である。このため、OFDM伝送方式を採用したデジタルテレビジョン放送システムなどを実現する上で、本実施の形態は極めて有望である。

【0175】なお、上記第7の実施の形態において図18に示した2段目の回路は、次のように構成することもできる。すなわち、図20に示すように離散フーリエ変換器DFTとは別に逆離散フーリエ変換器IDFTを設け、誤り訂正復号器DEC1、DEC2から出力された再生優先情報データを既知の冗長データとともに逆離散フーリエ変換器IDFTに入力する。そして、この逆離散フーリエ変換器IDFTで逆離散フーリエ変換されて直列信号に変換された再生データを、切替スイッチSWbを介して1段目の誤り訂正復号器DEC0に帰還供給する。このような構成によっても、第7の実施の形態における回路と同等の効果を得ることができる。なお、上記切替スイッチSWbの切替制御は、図示しないタイミング制御回路から発生される切替制御信号により行なわれる。

【0176】なお、本発明は上記各実施の形態に限定されるものではなく、種々の変形が可能である。例えば、

第2乃至第7の各実施の形態では、優先情報データのブロック信号を一般情報データのブロック信号中の予め固定的に定めた位置に挿入して伝送するようにしたが、挿入位置を各ブロックごとあるいは複数のブロックごとに変更してもよい。

【0177】すなわち、TDD方式のように同一の伝送路を使用した双方向伝送システムでは、一方の伝送装置は他方の伝送装置から伝送されたマルチキャリア信号の各キャリアごとの誤り率を測定することが可能である。したがって、この測定結果に基づいて、一般情報データの送信ブロックに対する優先情報データの送信ブロック信号の挿入位置を、誤り率の低いキャリアに対応する位置に設定して伝送する。このようにすれば、優先情報データの伝送品質をより高く保持することができる。

【0178】また、前記各実施の形態では送受間で既知の制御用冗長データとしてヌル信号およびパイロット信号に着目したが、それ以外の信号が使用されている場合にはこの既知の信号を使用して誤り訂正復号処理および受信ブロックタイミングの制御を行なうようにしてもよい。その他、何らかの目的で伝送されている既存の制御用冗長データが存在する場合には、この制御用冗長データを使用して誤り訂正復号処理および受信ブロックタイミングの制御を行なうようにしてもよい。

【0179】さらに、優先情報データ、一般情報データおよび冗長データのバイト数、キャリア数等については以下に設定してもよい。例えば、デジタルテレビジョン放送システムでは $N=1024$ 以上のシステムが考えられ、また無線LANシステムでは $N=128$ 、 256 、 512 が考えられる。

【0180】さらに、前記第2乃至第7の各実施の形態では、優先情報データに対しては勿論のこと一般情報データに対しても冗長データを用いて誤り訂正復号処理を行なったが、例えば伝送路として光ファイバ等を使用した有線伝送路を使用してマルチキャリア伝送を行なうシステムでは、一般に伝送路品質が良好なので、一般情報データに対しては誤り訂正復号処理を行わず、優先情報データに対してのみ誤り訂正復号処理を行なうようにしてもよい。

【0181】その他、送信側および受信側の各伝送装置の回路構成、伝送路の種類、伝送しようとする情報データの種類や系列数、制御用冗長データの種類や数等についても、本発明の要旨を逸脱しない範囲で種々変形して実施できる。

【0182】

【発明の効果】以上詳述したようにこの発明のマルチキャリア伝送装置は、送信装置から伝送路を介して伝送された送信マルチキャリア信号を受信して受信ブロック信号を再生する手段と、上記受信ブロック信号を時間軸上の信号から周波数軸上の信号に変換する直交変換手段とに加えて、送受間で既知の制御用冗長データを基に誤り

訂正を行なう誤り訂正復号手段を備え、この誤り訂正復号手段において、上記直交変換手段で得られた周波数軸上の受信ブロック信号から制御用受信冗長データを再生し、この再生された制御用受信冗長データを基に上記周波数軸上の受信ブロック信号に対する誤り訂正復号処理を行なうようにしたものである。

【0183】したがってこの発明の伝送装置によれば、誤り訂正用の冗長データを増加させなくても所望の誤り訂正能力を得ることができ、これにより伝送効率を保持した上で高品質の情報伝送を可能としたマルチキャリア伝送装置を提供することができる。

【0184】またこの発明のマルチキャリア伝送システムでは、伝送しようとする情報データを優先度に応じて複数に分け、送信側でこれらのデータを送受間で既知の制御データとともに複数段構成の逆直交変換手段で順次変換して階層化して送信し、かつ受信側で上記階層化された複数のデータを複数段構成の直交変換手段で順次直交変換するとともに、これらの直交変換ごとに送受間で既知の制御用冗長データを用いて誤り訂正復号を行なうようにしたものである。

【0185】したがってこの発明のシステムによれば、誤り訂正用の冗長データ数を増加させなくても、伝送する情報の種類に応じて異なる誤り訂正能力が発揮されるようになり、これにより伝送効率を保持した上で特定の情報をより一層高品質に伝送することができるマルチキャリア伝送システムおよびその伝送装置を提供することができる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係わる送信側の伝送装置の要部構成を示す回路ブロック図。

【図2】この発明の第1の実施の形態に係わる受信側の伝送装置の要部構成を示す回路ブロック図。

【図3】図1および図2に示した伝送装置間で伝送される伝送信号のスペクトラムを示す図。

【図4】この発明の第2の実施の形態に係わる送信側の伝送装置の要部構成を示す回路ブロック図。

【図5】この発明の第2の実施の形態に係わる受信側の伝送装置の要部構成を示す回路ブロック図。

【図6】図4に示した伝送装置において得られる階層化された送信ブロック信号の構成を示す図。

【図7】図4および図5に示した伝送装置間で伝送される伝送信号のスペクトラムを示す図。

【図8】第2の実施の形態のシステムの効果を説明するための図。

【図9】この発明の第3の実施の形態に係わる受信側伝送装置の要部構成を示す回路ブロック図。

【図10】この発明の第4の実施の形態に係わる送信側

伝送装置の要部構成を示す回路ブロック図。

【図11】この発明の第5の実施の形態に係わる送信側伝送装置の要部構成を示す回路ブロック図。

【図12】この発明の第5の実施の形態に係わる受信側伝送装置の要部構成を示す回路ブロック図。

【図13】第5の実施の形態に係わる信号合成器の原理説明に使用するための図。

【図14】第5の実施の形態に係わる信号分解器の原理説明に使用するための図。

【図15】この発明の第6の実施の形態に係わる送信側伝送装置の要部構成を示す回路ブロック図。

【図16】この発明の第6の実施の形態に係わる受信側伝送装置の要部構成を示す回路ブロック図。

【図17】この発明の第7の実施の形態に係わる送信側伝送装置の要部構成を示す回路ブロック図。

【図18】この発明の第7の実施の形態に係わる受信側伝送装置の要部構成を示す回路ブロック図。

【図19】前記第6の実施の形態に係わる受信側伝送装置の変形例を示す要部構成図。

【図20】前記第7の実施の形態に係わる受信側伝送装置の変形例を示す要部構成図。

【符号の説明】

11…誤り訂正符号器 (COD)

12…マッピング回路 (MAP)

13, 41, 43, 48, 411, 412…逆離散フーリエ変換器 (IDFT)

14, 42, 44, 49, 421, 422…並列直列変換器 (P/S)

15, 45…デジタル/アナログ変換器 (DAC)

16, 46…送信用の周波数変換器

17, 47…送信用の局部発振器

21, 51…受信用の周波数変換器

22, 52…受信用の局部発振器

23, 53…アナログ/デジタル変換器 (ADC)

24, 54, 57…直列並列変換器 (S/P)

25, 55, 58…離散フーリエ変換器 (DFT)

26, 28, 56, 59…誤り訂正復号器 (DEC)

27…デマッピング回路 (DMAP)

31, 61…クロック発生器 (CLK)

32, 62…移相器 (PS)

33, 63…制御器 (CONT)

CP0, CP1, CP2…信号合成器

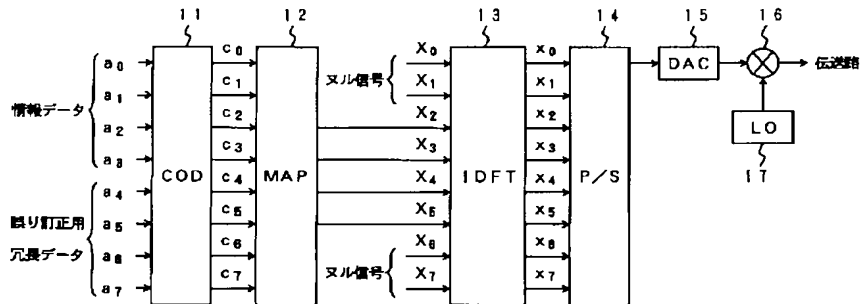
DCP0, DCP1, DCP2…信号分解器

DEC0, DEC1, DEC2…誤り訂正復号器

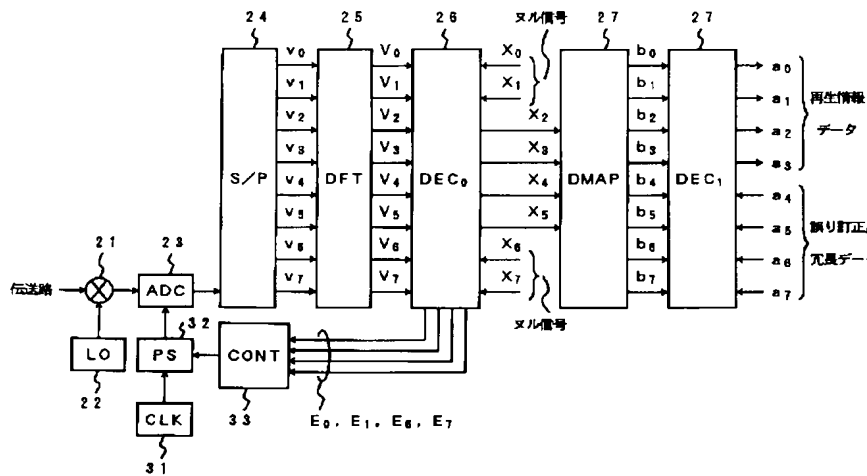
IDFT0, IDFT1, IDFT2…逆離散フーリエ変換器

DFT0, DFT1, DFT2…離散フーリエ変換器

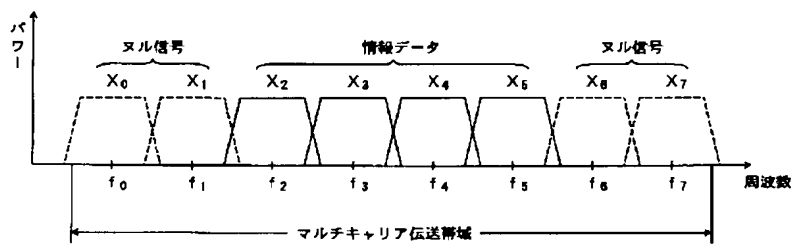
【図1】



【図2】

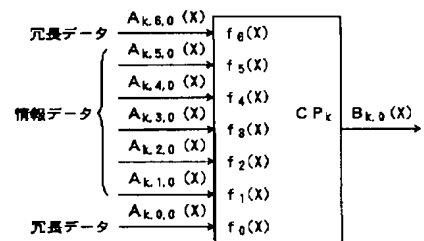


【図3】

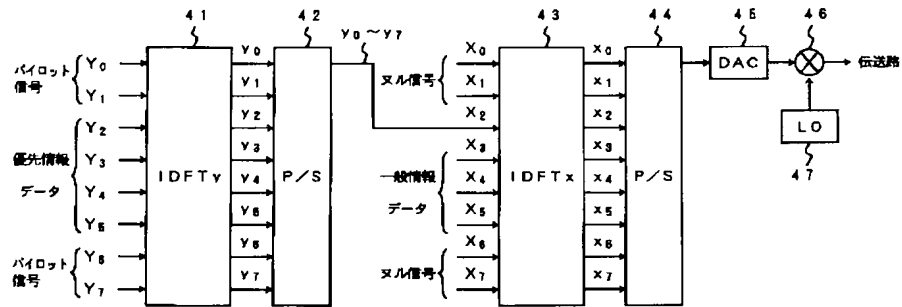


伝送信号のスペクトラム

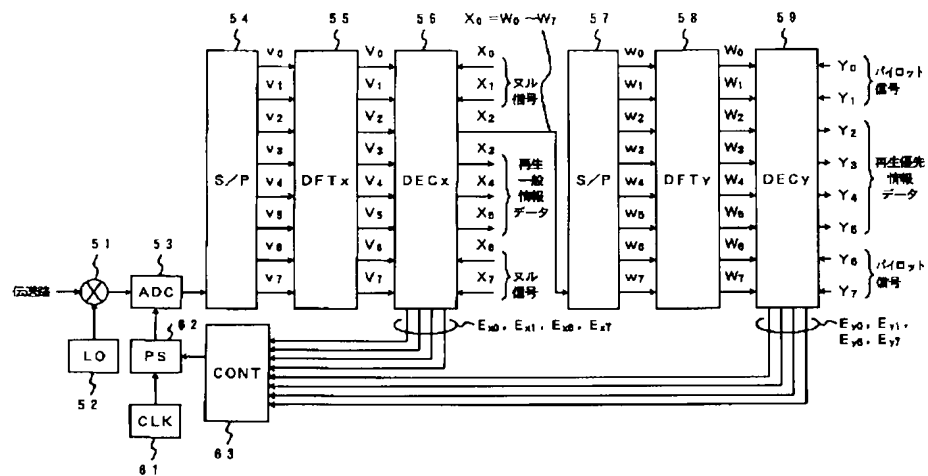
【図13】



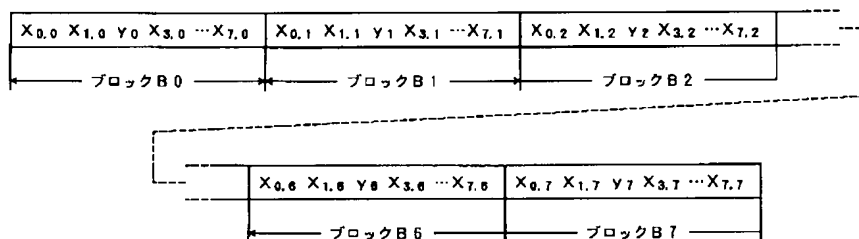
【図 4】



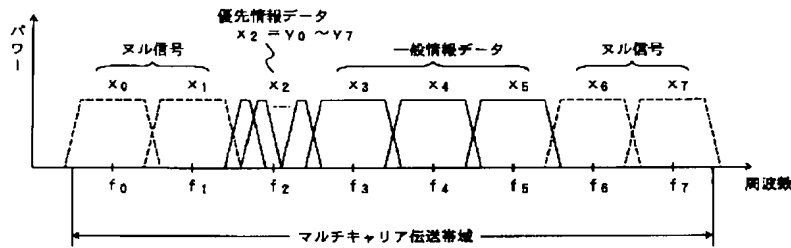
【図 5】



【図 6】



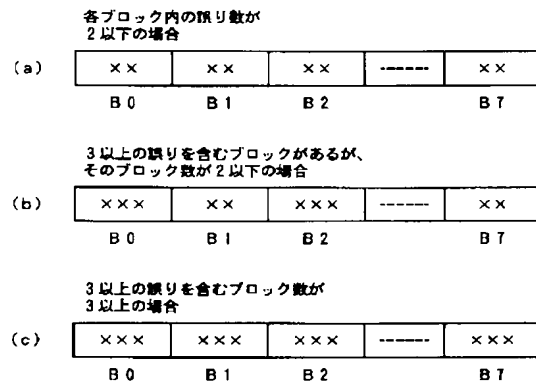
【図7】



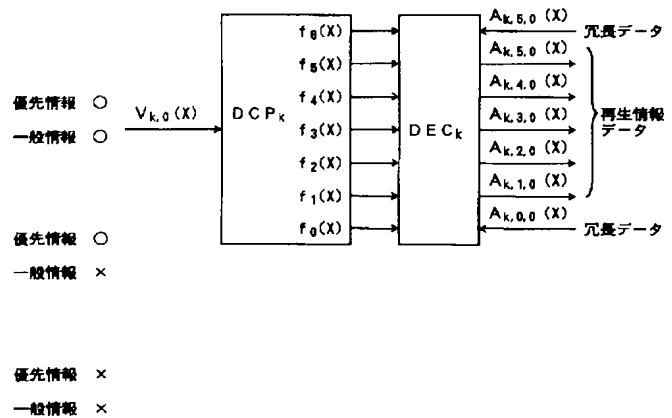
伝送信号のスペクトラム

【図8】

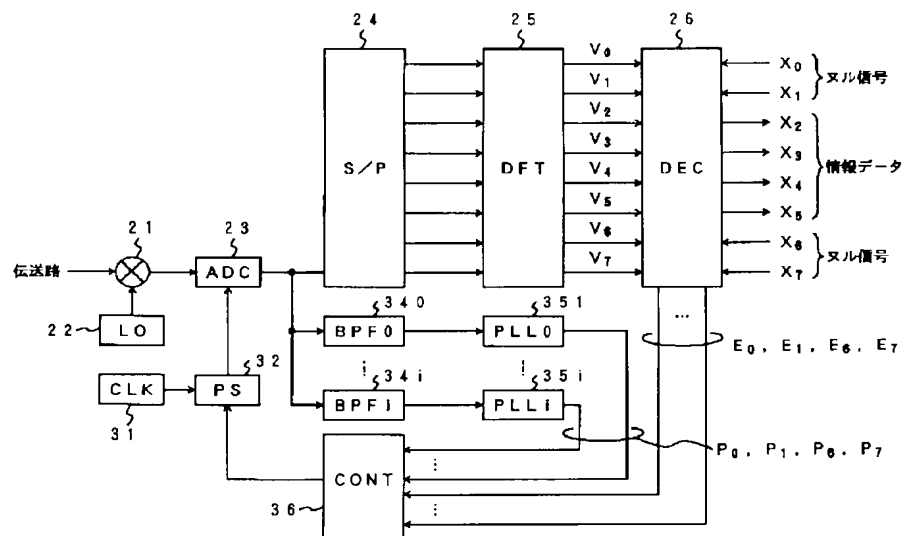
$$N=8, 2T=4$$



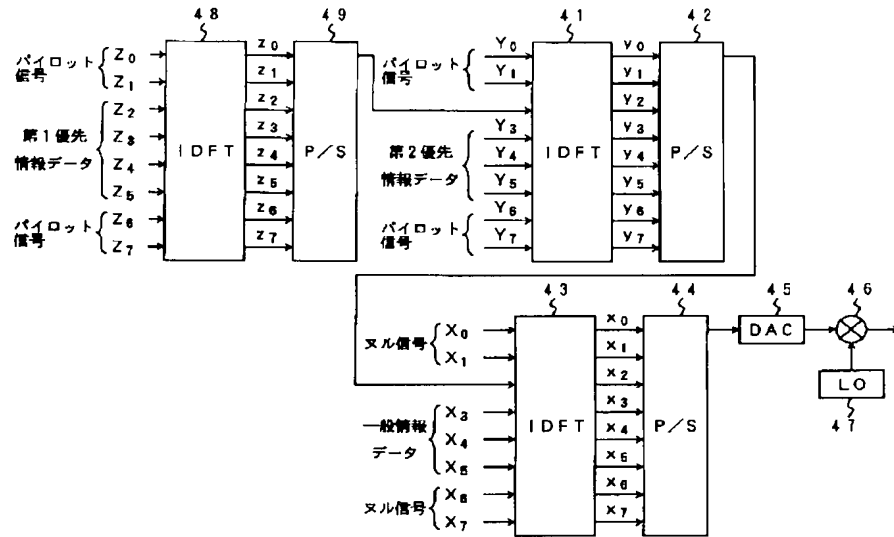
【図14】



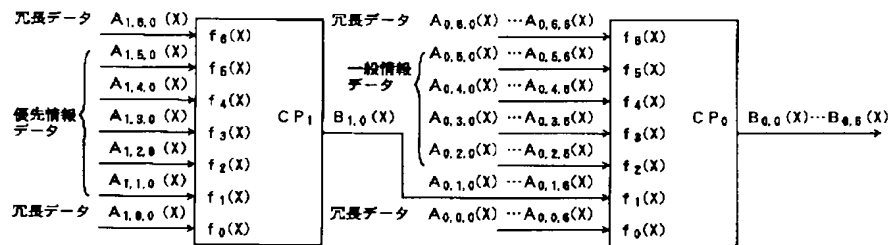
【図9】



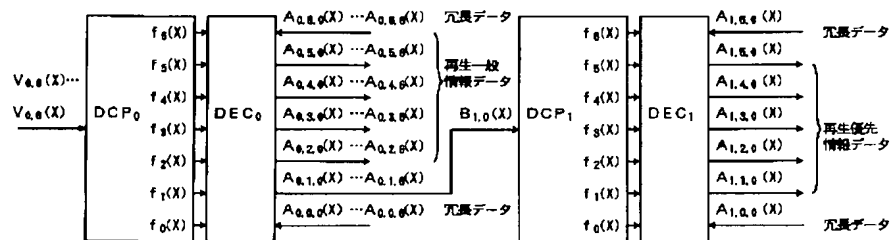
【図 10】



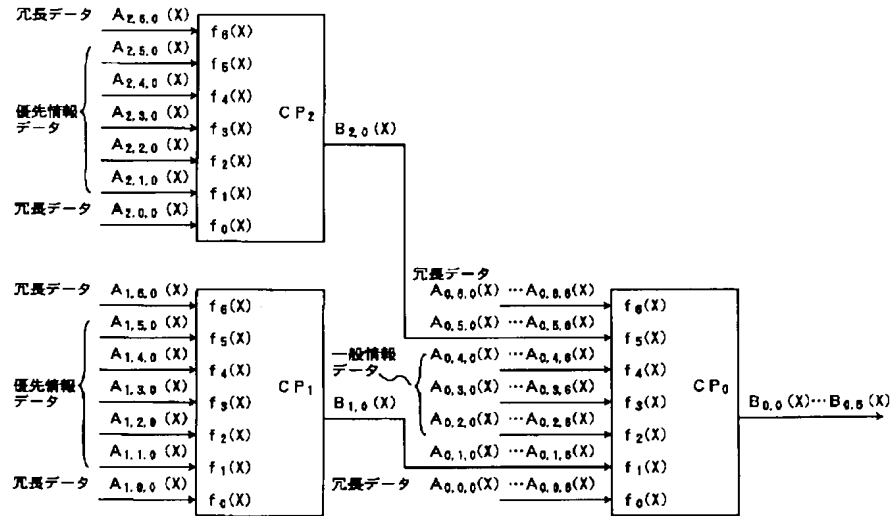
【図 11】



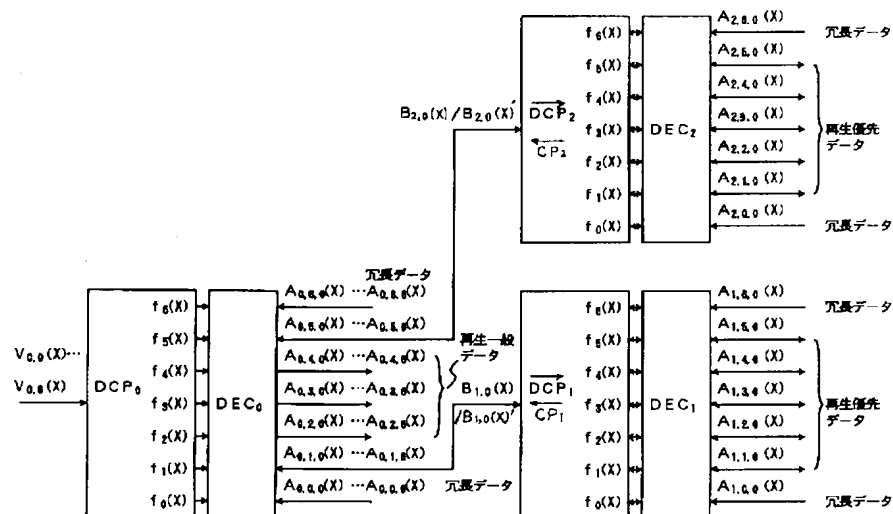
【図 12】



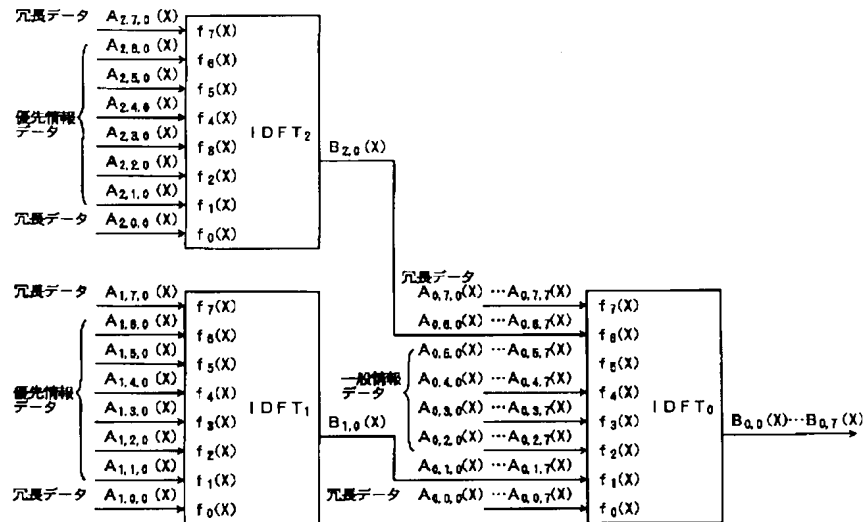
【図15】



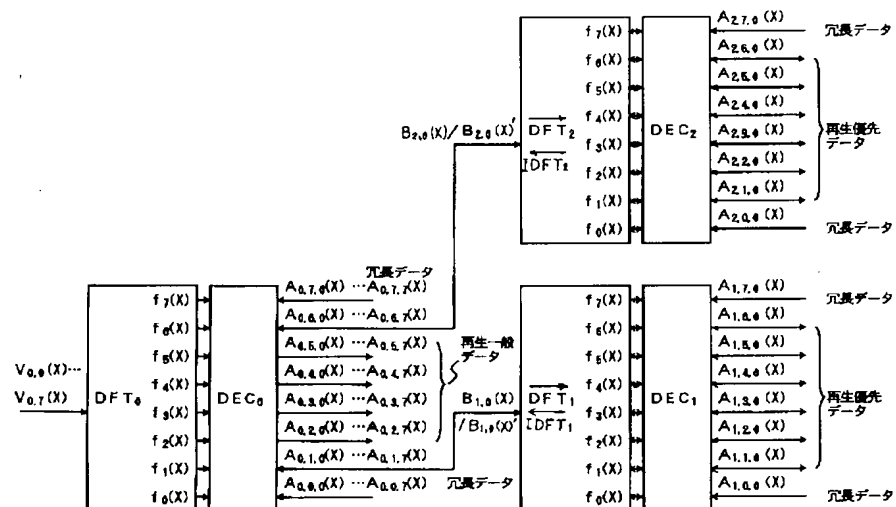
【図16】



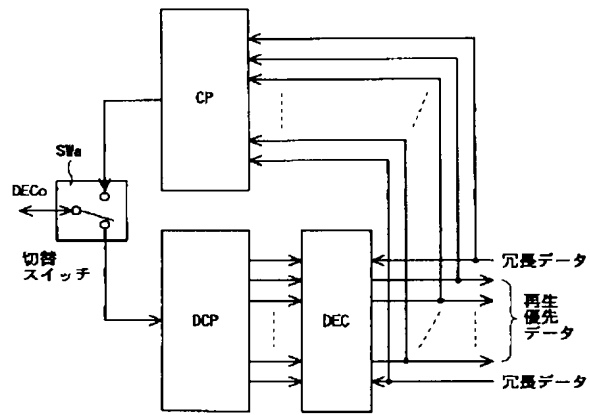
【図 17】



【図 18】



【図19】



【図20】

